



DATOS IDENTIFICATIVOS

Codeseño Hardware/Software de Sistemas Empotrados

Materia	Codeseño Hardware/Software de Sistemas Empotrados			
Código	V05M145V01214			
Titulación	Máster Universitario en Enxeñaría de Telecomunicación			
Descritores	Creditos ECTS	Sinale	Curso	Cuadrimestre
	5	OP	1	2c
Lingua de impartición	Castelán Galego Inglés			
Departamento	Tecnoloxía electrónica			
Coordinador/a	Álvarez Ruiz de Ojeda, Luís Jacobo			
Profesorado	Álvarez Ruiz de Ojeda, Luís Jacobo Poza González, Francisco			
Correo-e	jalvarez@uvigo.es			
Web	http://moovi.uvigo.gal			
Descrición xeral	Parte da materia pode impartirse e avaliarse en inglés. A documentación da materia atópase en inglés. Os obxectivos que se perseguen con esta materia son: - Coñecer os métodos de codeseño de aplicacións baseadas en microprocesadores encaixados en FPGAs. - Coñecer os microprocesadores que se poden implementar nas FPGAs comerciais. - Manexar as ferramentas "software" necesarias para o desenvolvemento de aplicacións encaixadas mediante FPGAs. - Deseñar periféricos de aplicación específica e a súa conexión aos buses dos microprocesadores encaixados. - Realizar sistemas dixitais de aplicación real con microprocesadores encaixados en FPGAs.			

Resultados de Formación e Aprendizaxe

Código	
A5	CB5 Que os estudantes posúan as habilidades de aprendizaxe que lles permitan continuar estudando dun xeito que terá que ser, en grande medida, autodirixido e autónomo.
B1	CG1 Capacidade para proxectar, calcular e deseñar produtos, procesos e instalacións en todos os ámbitos da enxeñaría de telecomunicación.
B8	CG8 Capacidade para a aplicación dos coñecementos adquiridos e resolver problemas en ámbitos novos ou pouco coñecidos dentro de contextos máis amplos e multidisciplinares, sendo capaces de integrar coñecementos.
C11	CE11 Coñecemento das linguaxes de descrición hardware para circuitos de alta complexidade.
C12	CE12 Capacidade para utilizar dispositivos lóxicos programables, así como para deseñar sistemas electrónicos avanzados, tanto analóxicos coma dixitais. Capacidade para deseñar compoñentes de comunicacións como por exemplo encamiñadores, conmutadores, concentradores, emisores e receptores en diferentes bandas.

Resultados previstos na materia

Resultados previstos na materia	Resultados de Formación e Aprendizaxe
Coñecer os métodos de codeseño de aplicacións baseadas en microprocesadores encaixados en FPGAs.	A5 C11 C12
Coñecer os microprocesadores que se poden implementar nas FPGAs comerciais.	A5 C11 C12

Manexar as ferramentas software necesarias para o desenvolvemento de aplicacións encaixadas mediante FPGAs.	A5 C11 C12
Deseñar periféricos de aplicación específica e a súa conexión aos buses dos microprocesadores encaixados.	A5 B1 B8 C11 C12
Realizar sistemas dixitais de aplicación real con microprocesadores encaixados en FPGAs.	A5 B1 B8 C11 C12

Contidos

Tema	
TEMA 1 TEORÍA. INTRODUCCIÓN AO DESEÑO DE SISTEMAS ENCAIXADOS.	1.1. Introducción. 1.2. Sistemas nun Circuito Programable (PSOC). 1.3. Codeseño "hardware"/"software". Fases do codeseño. 1.4. Introducción a familia de circuitos SOC Zynq de Xilinx. 1.5. Ferramentas Vivado e SDK de Xilinx para codeseño de sistemas encaixados.
TEMA 2 TEORÍA. MICROPROCESADOR DOS SOCs DA FAMILIA ZYNQ DE XILINX.	2.1. Procesador ARM da familia de circuitos SOC Zynq (Zynq Processing System (PS)). 2.2. Periféricos do procesador da familia de circuitos SOC Zynq 2.3. Reloxo, reset e depuración do procesador. 2.4. Interface AXI.
TEMA 3 TEORÍA. FPGA DOS SOCs DA FAMILIA ZYNQ DE XILINX.	3.1. Introducción a serie 7 de FPGAs de Xilinx. 3.1.1. Recursos lóxicos. 3.1.2. Recursos de entrada/saída. 3.1.3. Recursos de memoria e de procesado de sinal. 3.1.4. Convertedor analóxico/dixital. 3.1.5. Recursos de relxo.
TEMA 4 TEORÍA. CONEXIÓN DE CIRCUÍTOS PERIFÉRICOS AO MICROPROCESADOR ARM DE XILINX.	4.1.- Introducción. 4.2.- Interface para periféricos básicos. GPIO. 4.3.- Interface para periféricos avanzados. IPIF. 4.4.- Interface para coprocesadores de usuario.
TEMA 5 TEORÍA. DESENVOLVEMENTO DE SOFTWARE PARA O MICROPROCESADOR ARM DE XILINX.	5.1.- Introducción. 5.2.- Estrutura das rutinas de manexo de periféricos. 5.3.- Manexo de interrupcións. 5.4.- Depuración do programa.
TEMA 6 TEORÍA. PARTICIONADO "HARDWARE / SOFTWARE".	6.1.- Introducción. 6.2.- Exemplos de codeseño "hardware" / "software". 6.3.- Reparto de funcións entre "hardware" e "software".
TEMA 7 TEORÍA. TRABALLO DE ANÁLISE DE SISTEMAS ENCAIXADOS.	7.1. Deseño dunha rutina software para realizar a función asignada. 7.2. Deseño dun periférico hardware (coprocesador) para realizar a función asignada. 7.3. Análise de prestacións dla rutina software e do periférico hardware. Comparación de resultados.
TEMA 1 LABORATORIO. CONTORNA VIVADO DE XILINX PARA O DESEÑO DE SISTEMAS ENCAIXADOS.	1.1. Introducción. 1.2. Contorna Vivado de Xilinx. 1.3. Realización de exemplos básicos de sistemas encaixados. 1.3.1. Adición de periféricos predefinidos ([IP cores]). 1.4. Implementación dos sistemas desenvolvidos en placas de avaliación de Digilent.
TEMA 2 LABORATORIO. REALIZACIÓN DE CIRCUÍTOS PERIFÉRICOS BÁSICOS.	2.1. Introducción. 2.2. Desenvolvemento de periféricos de usuario básicos. GPIO.
TEMA 3 LABORATORIO. REALIZACIÓN DE CIRCUÍTOS PERIFÉRICOS AVANZADOS.	3.1. Introducción. 3.2. Desenvolvemento de periféricos de usuario avanzados ([Custom IP]).
TEMA 4 LABORATORIO. CONTORNA SDK DE XILINX PARA O DESEÑO DE SOFTWARE DE SISTEMAS ENCAIXADOS.	4.1. Introducción. 4.2. Contorna [Software Development Kit] (SDK) de Xilinx. 4.3. Realización de exemplos básicos.
TEMA 5 LABORATORIO. DEPURACIÓN SOFTWARE DE APLICACIÓNS ENCAIXADAS.	5.1. Introducción. 5.2. Depuración de software nos sistemas encaixados mediante o depurador [GNU Debugger] desde SDK.

TEMA 6 LABORATORIO. VERIFICACIÓN
HARDWARE DE APLICACIÓN ENCAIXADAS.

6.1. Introducción.
6.2. Verificación de hardware nos sistemas encaixados mediante o analizador hardware de Vivado.

TEMA 7 LABORATORIO. ANÁLISE DE
PRESTACIÓN DE SISTEMAS ENCAIXADOS.

7.1. Introducción.
7.2. Analizador de prestación ("software profiler").

TEMA 8 LABORATORIO. TRABALLOS DE DESEÑO
DE APLICACIÓN BASEADAS EN
MICROPROCESADORES ENCAIXADOS DE 32 BITS
DE XILINX.

8.1. Realización e verificación da aplicación asignada.

Planificación

	Horas na aula	Horas fóra da aula	Horas totais
Lección maxistral	5	10	15
Resolución de problemas	5	20	25
Prácticas de laboratorio	10	10	20
Traballo tutelado	9	48	57
Presentación	1	7	8

*Os datos que aparecen na táboa de planificación son de carácter orientador, considerando a heteroxeneidade do alumnado.

Metodoloxía docente

	Descrición
Lección maxistral	Exposición dos principais contidos teóricos da materia con axuda de medios audiovisuais. Con esta metodoloxía desenvólense as competencias C11 e C12.
Resolución de problemas	Aprendizaxe baseada en problemas (ABP): Resolución de problemas de deseño de circuitos sintetizables en VHDL e programas en C propostos polo profesor. Con esta metodoloxía desenvólense as competencias A5, B1, B8, C11 e C12.
Prácticas de laboratorio	Nestas prácticas plantearase o desenvolvemento de prácticas guiadas de realización de circuitos e programas. Software empregado: Vivado Design Suite de Xilinx.
Traballo tutelado	Con esta metodoloxía desenvólense as competencias A5, B8, C11 e C12. Ensinanza baseada en proxectos de aprendizaxe: Proponse aos alumnos a realización dun proxecto de deseño dun sistema encaixado para resolver un problema plantexado polo profesor mediante a planificación, deseño e realización das actividades necesarias.
Presentación	Con esta metodoloxía desenvólense as competencias A5, B1, B8, C11 e C12. Exposición dos resultados do proxecto realizado. Con esta metodoloxía desenvólense as competencias A5, C11 e C12.

Atención personalizada

Metodoloxías	Descrición
Lección maxistral	Nas clases atenderanse as dúbidas dos alumnos. Ademais, os estudantes terán ocasión de acudir a titorías personalizadas no despacho dos profesores da materia no horario que se pode consultar a través da Secretaría Virtual ou en https://www.uvigo.gal/es/universidad/administracion-personal/pdi/luis-jacobo-alvarez-ruiz-ojeda
Prácticas de laboratorio	Nas clases atenderanse as dúbidas dos alumnos. Ademais, os estudantes terán ocasión de acudir a titorías personalizadas no despacho dos profesores da materia no horario que se pode consultar a través da Secretaría Virtual ou en https://www.uvigo.gal/es/universidad/administracion-personal/pdi/luis-jacobo-alvarez-ruiz-ojeda
Resolución de problemas	Nas clases atenderanse as dúbidas dos alumnos. Ademais, os estudantes terán ocasión de acudir a titorías personalizadas no despacho dos profesores da materia no horario que se pode consultar a través da Secretaría Virtual ou en https://www.uvigo.gal/es/universidad/administracion-personal/pdi/luis-jacobo-alvarez-ruiz-ojeda
Traballo tutelado	Nas clases atenderanse as dúbidas dos alumnos. Ademais, os estudantes terán ocasión de acudir a titorías personalizadas no despacho dos profesores da materia no horario que se pode consultar a través da Secretaría Virtual ou en https://www.uvigo.gal/es/universidad/administracion-personal/pdi/luis-jacobo-alvarez-ruiz-ojeda

Avaliación

Descrición		Cualificación	Resultados de Formación e Aprendizaxe		
Resolución de problemas	Aprendizaxe baseado en problemas. Resolución de exercicios e problemas teóricos. Avaliarase a correcta aplicación dos conceptos teóricos aos problemas realizados, de acordo aos criterios de valoración.	25	A5	B1 B8	C11 C12
Prácticas de laboratorio	Avaliarase o correcto funcionamento dos circuítos e programas realizados nas sesións de prácticas correspondentes aos temas 1 a 7 de laboratorio de acordo aos criterios de valoración. Será necesario ensinar ao profesor o correcto funcionamento de cada un dos circuítos e programas.	25	A5	B8	C11 C12
Traballo tutelado	Aprendizaxe baseado en proxectos. Traballo autónomo de deseño dun sistema encaixado. Será necesario entregar os ficheiros fonte do traballo realizado. Avaliarase o funcionamento do sistema dixital realizado e a correcta aplicación dos conceptos teóricos ao deseño do sistema dixital, de acordo aos criterios de valoración.	40	A5	B1 B8	C11 C12
Presentación	Será necesario realizar unha presentación oral de máximo 15 minutos sobre o traballo práctico autónomo realizado, segundo o índice proporcionado polo profesor.	10	A5		C11 C12

Outros comentarios sobre a Avaliación

A cualificación final expresarse de forma numérica entre 0 e 10, segundo a lexislación vixente (Real Decreto 1125/2003 de 5 de Setembro; BOE 18 de setembro).

Seguindo as directrices propias da titulación ofrecerase aos alumnos que cursen esta materia dous sistemas de avaliación: avaliación continua e avaliación global. Os alumnos deben elixir ao inicio da materia se desexan seguir a avaliación continua ou prefiren presentarse a avaliación global ao final do cuadrimestre. Os alumnos que opten por avaliación global deberán comunicalo por escrito ao coordinador da materia no prazo dun mes dende o inicio do cuadrimestre.

AVALIACIÓN CONTINUA EN OPORTUNIDADE ORDINARIA

Os alumnos que opten por avaliación continua, pero non aproben a materia mediante esta modalidade, deberán realizar a avaliación global na oportunidade extraordinaria.

As distintas tarefas deben entregarse na data especificada polo profesor. Se non é así, non serán cualificadas para a avaliación continua.

Se o número de alumnos o permite, os alumnos realizarán os exercicios teóricos, as prácticas de laboratorio e os traballos de laboratorio preferentemente de maneira individual. No caso de realizarse en grupos de dous alumnos a cualificación será a mesma para ambos.

Se se segue a materia de forma continua, pódese faltar como máximo a 2 sesións de calquera tipo. Se se faltou a máis de 2 sesións, será obrigatorio realizar un traballo individual adicional ou un exame.

AVALIACIÓN GLOBAL (oportunidade ordinaria e extraordinaria) E CONVOCATORIA DE FIN DE CARREIRA

O estudantado que opte pola avaliación global ou a convocatoria fin de carreira deberá realizar todas as tarefas teóricas e prácticas e os traballos individualmente.

A entrega das tarefas para a avaliación global debe realizarse antes da data oficial do exame establecida polo centro.

CUALIFICACIÓN FINAL DA MATERIA

1) Prácticas de laboratorio.

Cada práctica puntuarase sobre 10. Logo ponderarase a súa influencia na nota total da materia en función do número de horas asignado a cada tema práctico. É dicir, a nota das prácticas, obtense da forma seguinte:

$$PL = \text{Nota Tema 1L} + \dots + \text{Nota Tema 7L}$$

2) Exercicios teóricos e problemas.

Avaliarase cada un dos exercicios e problemas plantexados nas sesións de teoría. Cada exercicio puntuarase sobre 10. Logo ponderarase a súa influencia na nota total da materia en función da dificultade e da lonxitude do exercicio.

O exercicio principal consiste na realización dunha rutina software e un periférico hardware para realizar a función asignada a cada alumno e comparar as prestacións de ambos, en canto a tempo de execución e recursos lóxicos utilizados. O contido correspóndese co tema 7 de teoría. Será necesario ensinar o profesor o funcionamento de cada un dos circuítos e programas. Será necesario entregar una memoria breve explicando o traballo realizado.

A nota total será a suma das notas de cada un dos exercicios:

$$ET = \text{Exercicio 1} + \dots + \text{Exercicio N}$$

3) Traballo tutelado.

Traballo de deseño dun sistema encaixado. Avaliarase o correcto funcionamento dos circuítos e programas desenrolados. O traballo práctico puntuarase sobre 10.

4) Presentación.

Exposición oral do traballo realizado. A presentación puntuarase sobre 10.

En caso de superar os exercicios teóricos (ET), as prácticas de laboratorio (PL) e o traballo autónomo (TA), é dicir, que a nota de cada parte ≥ 5 , a cualificación final (NF) será a suma ponderada das notas de cada parte da materia:

$$NF = 0,25 * ET + 0,25 * PL + 0,40 * TA + 0,10 * PO$$

En caso de non superar algunha do tres probas (nota dalgunha proba < 5), a cualificación final (NF) será:

$$NF = \text{mínimo } [4,9; (0,25 * ET + 0,25 * PL + 0,40 * TA + 0,10 * PO)]$$

Sendo:

ET = Nota conxunta dos exercicios e problemas teóricos.

PL = Nota conxunta das prácticas de laboratorio.

TA = Traballo Autónomo práctico.

PO = Presentación Oral.

En caso de detección de copia en calquera das probas, a cualificación final será de SUSPENSO (0) e o feito será comunicado á dirección do Centro para os efectos oportunos.

Bibliografía. Fontes de información

Bibliografía Básica

ÁLVAREZ RUIZ DE OJEDA, L.J., POZA GONZÁLEZ, F., **Diseño de aplicaciones empuotradas de 32 bits en FPGAs con Xilinx EDK 10.1 para Microblaze y Power-PC**, Vision Libros,

Bibliografía Complementaria

ÁLVAREZ RUIZ DE OJEDA, L.J., **Diseño Digital con FPGAs**, Vision Libros,

Recomendacións

Materias que se recomenda cursar simultaneamente

Sistemas Electrónicos Dixitais Avanzados/V05M145V01203
