



## DATOS IDENTIFICATIVOS

### Sistemas Electrónicos Dixitais Avanzados

Materia	Sistemas Electrónicos Dixitais Avanzados			
Código	V05M145V01203			
Titulación	Máster Universitario en Enxeñaría de Telecomunicación			
Descritores	Creditos ECTS	Sinale	Curso	Cuadrimestre
	5	OB	1	2c
Lingua de impartición	Castelán			
Departamento	Tecnoloxía electrónica			
Coordinador/a	Moure Rodríguez, María José			
Profesorado	Moure Rodríguez, María José Valdés Peña, María Dolores			
Correo-e	mjmoire@uvigo.es			
Web	<a href="http://faitic.uvigo.es">http://faitic.uvigo.es</a>			
Descrición xeral	Esta materia ten como obxectivo que o alumno sexa capaz a deseñar sistemas dixitais complexos ou de alta frecuencia de funcionamento. Para iso estúdanse, en primeiro lugar, as características eléctricas de consumo, velocidade e cargabilidade dos circuítos integrados dixitais e as tecnoloxías de memorias semicondutoras. Posteriormente, estúdanse os sistemas de axuste con periféricos externos e profúndase nos métodos de deseño de sistemas secuenciais síncronos. Finalmente, a materia céntrase no deseño de sistemas de comunicacións dixitais implementados en circuítos programables de alta densidade de integración. Ademais, ao longo de toda a materia, faise énfase na descrición VHDL de sistemas dixitais de alta complexidade.			

## Competencias

Código	
A4	CB4 Que os estudantes saiban comunicar as súas conclusións, e os coñecementos e razóns últimas que as sustentan, a públicos especializados e non especializados dun xeito claro e sen ambigüidades.
A5	CB5 Que os estudantes posúan as habilidades de aprendizaxe que lles permitan continuar estudando dun xeito que terá que ser, en grande medida, autodirixido e autónomo.
B4	CG4 Capacidade para o modelado matemático, cálculo e simulación en centros tecnolóxicos e de enxeñaría de empresa, particularmente en tarefas de investigación, desenvolvemento e innovación en todos os ámbitos relacionados coa Enxeñaría de Telecomunicación e campos multidisciplinares afíns.
B8	CG8 Capacidade para a aplicación dos coñecementos adquiridos e resolver problemas en ámbitos novos ou pouco coñecidos dentro de contextos máis amplos e multidisciplinares, sendo capaces de integrar coñecementos.
C10	CE10 Capacidade para deseñar e fabricar circuítos integrados.
C11	CE11 Coñecemento das linguaxes de descrición hardware para circuítos de alta complexidade.
C12	CE12 Capacidade para utilizar dispositivos lóxicos programables, así como para deseñar sistemas electrónicos avanzados, tanto analóxicos coma dixitais. Capacidade para deseñar compoñentes de comunicacións como por exemplo encamiñadores, conmutadores, concentradores, emisores e receptores en diferentes bandas.
C14	CE14 Capacidade para desenvolver instrumentación electrónica, así como transdutores, actuadores e sensores.

## Resultados de aprendizaxe

Resultados previstos na materia	Resultados de Formación e Aprendizaxe
Coñecer as diferentes tecnoloxías de fabricación de circuítos integrados.	C10
Saber analizar e deseñar circuítos electrónicos dixitais avanzados.	B4 C12
Coñecer as diferentes tecnoloxías de entrada/saída dos circuítos dixitais.	C14

Saber deseñar circuitos de interfaz de entrada/saída.	C10 C12 C14
Coñecer as metodoloxías de deseño de circuitos dixitais complexos.	A5 B8 C12
Saber deseñar compoñentes de comunicacións baseados en dispositivos lóxicos programables.	A4 B8 C11 C12
Saber deseñar mediante linguaxes de descrición hardware sistemas electrónicos dixitais complexos.	C11

## Contidos

Tema	
Introdución aos circuitos integrados dixitais	<p>Tecnoloxía CMOS: tecnoloxías NMOS e PMOS, portas CMOS, fabricación CMOS.</p> <p>Metodoloxías de deseño HW : a medida, semimedida, baseada en celas, baseada en matrices, dispositivos lóxicos programables (FPGAs).</p> <p>Metodoloxías de deseño SW: niveis de abstracción, métodos de deseño, fluxo de deseño, IPs.</p>
VHDL avanzado	<p>Descrición VHDL de sistemas dixitais complexos: variables, arrays, records, generics, generate, funcion, procedure.</p> <p>Codificación VHDL de Máquinas de Estado Finitas.</p> <p>Síntese avanzada: inferencia, primitivas, IPs.</p>
Circuitos integrados CMOS	<p>Métricas de deseño: voltaxes, ruído, fan-in, fan-out, retardo, potencia.</p> <p>Características do consumo de potencia en FPGAs.</p> <p>Entrada/saída: niveis estándar, encapsulado.</p> <p>Características temporais: set-up, hold, metaestabilidade, skew, jitter, distribución de reloxo.</p>
Deseño secuencial	<p>Sincronizadores: entradas asíncronas, PLLs, DLLs.</p> <p>Recursos de reloxo en FPGAs.</p> <p>Métodos de deseño secuencial: deseño de máquinas de estado finitas Moore e Mealy.</p>
Memorias semiconductoras	<p>Arquitectura das memorias semiconductoras: RAM, CAM, ROM, EEPROM, FLASH.</p> <p>Interfaz con memorias: interfaz con RAM, DRAM, EEPROM, FLASH.</p> <p>Memoria en FPGAs: distribuída, bloques, memoria externa, IPs de memoria.</p>
Mostraxe e reconstrución de sinais	<p>Conversión analóxico-dixital (ADC). Frecuencia de mostraxe. Aliasing. Erro de cuantificación. Xeración de sinais de reloxo mediante FPGAs. Erro de jitter.</p> <p>Conversión dixital-analóxica (DAC). Filtros de reconstrución e anti-alias.</p>
Aritmética en FPGAs	<p>Representacións numéricas. Overflow. Técnicas para mitigar os problemas de overflow. Precisión vs. custo hardware. Operacións aritméticas. Implementacións hardware de baixo custo.</p> <p>Consideracións aritméticas de deseño para a codificación HDL.</p>
Síntese de frecuencia para aplicacións de comunicacións	<p>Sínteses de frecuencia mediante osciladores controlados numericamente (NCOs). Arquitectura dun NCO. Parámetros de deseño. Caracterización do rango dinámico libre de espurios (SFDR). Técnicas de deseño.</p> <p>Implementación de NCOs mediante FPGAs.</p>

Técnicas de "retiming" e "pipeline"	Gráficos de fluxo de sinal (SFGs). Análise do camiño crítico de sistema dixitais. Análise da latencia de entrada-saída. Técnicas de retiming para reducir os retardos de propagación en sistemas dixitais: [pipelining] e [time scaling]. Aplicación das técnicas de retiming ao deseño de filtros dixitais. Custo hardware.
	Aplicación dos conceptos á implementación de filtros dixitais mediante FPGAs.
Implementacións serie vs. paralelo	Técnicas de deseño: totalmente serie, totalmente paralelo, serie-paralelo. Custo hardware e comportamento temporal.
	Aplicación dos conceptos á implementación de filtros dixitais mediante FPGAs.
Prácticas de laboratorio	Ferramentas avanzadas para o deseño e verificación de circuítos dixitais complexos.
	Deseño e implementación de interfaces con ADC/DAC, interfaces con sensores, módulos de procesado de sinais, bloques de comunicacións e interfaces con memorias.

### Planificación

	Horas na aula	Horas fóra da aula	Horas totais
Lección maxistral	18	20	38
Prácticas de laboratorio	14	10	24
Aprendizaxe baseado en proxectos	5	30	35
Probas de resposta curta	2	20	22
Probas prácticas, de execución de tarefas reais e/ou simuladas.	0	5	5
Traballos e proxectos	1	0	1

\*Os datos que aparecen na táboa de planificación son de carácter orientador, considerando a heteroxeneidade do alumnado.

### Metodoloxía docente

	Descrición
Lección maxistral	O profesor expón os contidos teóricos da materia favorecendo a discusión crítica e a participación do estudante. Como tarefa previa, a documentación de cada sesión estará dispoñible vía FaiTIC e espérase que o estudante asista a clase léndoa previamente.
	Nas sesións maxistras trabállanse as competencias CB5, CE10, CE11, CE12 e CE14.
Prácticas de laboratorio	Nas sesións de laboratorio o estudante aplica os métodos de deseño descritos nas sesións maxistras. Todas as sesións son guiadas e supervisadas polo profesor. As sesións presenciais realízanse nun laboratorio con equipamento especializado.
	Nas sesións de laboratorio trabállanse as competencias CG4, CE10, CE11, CE12 e CE14.
Aprendizaxe baseado en proxectos	Esta actividade céntrase en aplicar as técnicas descritas nas sesións de teoría e habilidades desenvolvidas no laboratorio á realización dun proxecto. As sesións presenciais realízanse nun laboratorio con equipamento especializado. Os estudantes deben chegar a solucións ben fundamentadas, escollendo os métodos de deseño máis adecuados. Estes proxectos planifícanse e tutorízanse en grupos de tamaño reducido.
	Mediante os proxectos trabállanse as competencias CB4, CB5, CG4, CG8, CE10, CE11, CE12 e CE14.

### Atención personalizada

Metodoloxías	Descrición
Lección maxistral	Os estudantes teñen a oportunidade de resolver as súas dúbidas en sesións de atención personalizada. A cita co profesor correspondente debe ser solicitada e confirmada por correo electrónico, preferiblemente no horario publicado na web do centro.
Prácticas de laboratorio	Os estudantes teñen a oportunidade de resolver as súas dúbidas en sesións de atención personalizada. A cita co profesor correspondente debe ser solicitada e confirmada por correo electrónico, preferiblemente no horario publicado na web do centro.
Probas	Descrición
Traballos e proxectos	Planifícaranse reunións con cada grupo de alumnos para o seguimento dos proxectos.

### Avaliación

Descrición	Cualificación	Resultados de Formación e Aprendizaxe
Probas de resposta curta Realizarase unha proba obxectiva ao finalizar o cuadrimestre. Esta proba avalía todos os contidos impartidos nas clases teóricas.	30	C10 C11 C12 C14
Probas prácticas, de execución de tarefas reais e/ou simuladas. Estas probas realízanse durante as sesións de prácticas de laboratorio. A asistencia ás prácticas de laboratorio é obrigatoria e o alumno, polo menos, debe completar 4 das 5 sesións. A realización práctica dos circuitos indicados no guión e os informes entregados despois de cada sesión representan o 20% da cualificación final.	20	B4 C10 B8 C11 C12 C14
Traballos e proxectos Nas primeiras semanas do cuadrimestre asignarase a cada alumno un traballo para realizar de forma individual. Este traballo estará relacionado con algún dos contidos da materia e representa o 20% da cualificación final. Ademais os estudantes deben presentar ao finalizar o cuadrimestre un proxecto tutorizado que representa o 30% da nota final. A supervisión do progreso desta tarefa realizarase de forma continua pero o desenvolvemento final debe ser defendido polos autores de forma oral.	50	A4 B4 C10 A5 B8 C11 C12 C14

### Outros comentarios sobre a Avaliación

#### 1. Avaliación continua

A materia pode ser superada coa nota máxima a partir da avaliación continua, sen necesidade de presentarse ao exame final. Os estudantes que asistan a máis de 2 sesións de laboratorio considérase que optan pola avaliación continua.

O peso e o contido de cada unha das partes da avaliación continua son as seguintes:

##### 1.1 Proba obxectiva (NExam):

- Esta proba cobre todos os contidos impartidos nas sesións de teoría e consta de exercicios curtos ou de desenvolvemento.
- A data desta proba coincide coa data do exame final.
- O estudante supera esta parte se obtén unha nota NExam maior ou igual a 5 sobre 10.

##### 1.2 Prácticas de laboratorio (NPrac):

- O estudante debe completar 4 das 5 sesións de prácticas para superar esta parte.
- O estudante debe implementar de forma correcta os circuitos descritos nos guións das prácticas e entregar un informe de resultados correspondente a cada práctica. A cualificación de cada práctica depende destes resultados.
- Pode ser realizado de forma individual ou por grupos de 2 estudantes. Neste último caso, e se ambos asisten á práctica, a cualificación é a mesma para os 2 estudantes.

##### 1.3 Traballo (NTask):

- Asígnase de forma individual a cada estudante.
- O estudante presenta o traballo de forma escrita.

##### 1.4 Proxecto (NPro) :

- Debe ser presentado de forma oral por cada un dos autores.
- Debe ser realizado por grupos colaborativos de 2 ou máis estudantes. O 60% da nota final do proxecto (NPro) obtense a partir da tarefa individual asignada a cada estudante, o 20% das tarefas do grupo, o 10% da presentación oral de cada estudante e o 10% do informe do proxecto.
- No caso de detección de plaxio ou abandono dalgún membro dun equipo de traballo, a súa cualificación será "suspense (0)" e non computará na cualificación do resto do grupo
- O estudante supera esta parte se obtén unha nota NPro maior ou igual a 5 sobre 10.

##### 1.5 Cualificación final (Final\_ca)

A cualificación final da avaliación continua obtense da seguinte forma:

Final\_ca: =(NExam\*0.3 + NPrac\*0.2 + NTask\*0.2 + NPro\*0.3) se NExam e NPro son maiores ou iguais a 5;

Final\_ca = min[(NExam\*0.3 + NPrac\*0.2 + NTask\*0.2 + NPro\*0.3), 4] noutro caso;

O estudante que non supera unha ou máis das partes da avaliación continua ten outra oportunidade para recuperar as seguintes partes na avaliación final:

- Pode mellorar o seu traballo e esta nota substitúe á anterior (Ntask).
- Pode completar e defender de novo o seu proxecto e esta nota substitúe á anterior (NPro).

## 2. Exame avaliación final

Realizarase o exame final ao finalizar o cuatrimestre e na convocatoria de Xullo.

- No exame final avalíanse todos os contidos. Consiste en varios problemas curtos ou de desenvolvemento e dura 2 horas. Para superar o exame final é necesario obter un 5 sobre 10 e representa o 50% da nota final (NExam).
- Os alumnos deben presentar os resultados das mesmas prácticas de laboratorio realizadas na avaliación continua. O peso destas prácticas representa o 20% da nota final (Nprac).
- Para superar a materia os alumnos deben presentar un proxecto individual cos mesmos obxectivos e complexidade que o proxecto realizado na avaliación continua. Este proxecto representa o 30% da nota final (NPro) e é necesario obter unha nota maior que 5 sobre 10 para superar a materia.

A nota final(Final\_ex) obtense da seguinte maneira:

Final\_ex: =(NExam\*0.5 + NPrac\*0.2 + NPro\*0.3) se NExam e NPro son maiores ou iguais a 5;

Final\_ex = min[(NExam\*0.5 + NPrac\*0.2 + NPro\*0.3), 4] noutro caso;

## 3. Outros comentarios

- O estudante poderá redactar os seus informes, traballos, exames ou presentacións en castelán, galego ou inglés.
- As notas obtidas na avaliación continua ou nos exames finais só son válidas para o curso académico actual.
- Non se permite o uso de libros, notas ou dispositivos electrónicos como teléfonos ou computadores en ningún exame. Os teléfonos móbiles deben apagarse e estar fora do alcance do alumno.
- En caso de detección de plaxio nalgún dos traballos/probas realizadas a cualificación final da materia será de "suspenso (0)" e os profesores comunicarán á dirección da escola o asunto para que tome as medidas que considere oportunas.

---

## **Bibliografía. Fontes de información**

### **Bibliografía Básica**

### **Bibliografía Complementaria**

Weste N., Harris D., **CMOS VLSI Design. A circuits and systems perspective**, 4, 2011

Roth C.H., John L.K., **Digital systems design using VHDL**, 3, 2008

Sharma A.K., **Semiconductor memories : technology, testing, and reliability**, 1997

Kurinec S.K., Iniewski K., **Nanoscale Semiconductor Memories: Technology and Applications (Devices, Circuits, and Systems)**, 2013

Kleitz W., **Digital Electronics: A Practical Approach with VHDL**, 9, 2011

Comer D.J., **Digital logic and state machine design**, 3, 1995

Wakerly J.F., **Digital Design. Principles and Practices**, 4, 2007

Moure M.J., Valdés M.D., **Apuntes y prácticas de SEDA**, 2017

---

## **Recomendacións**