



## DATOS IDENTIFICATIVOS

### Circuitos electrónicos programables

Materia	Circuitos electrónicos programables			
Código	V05G300V01502			
Titulación	Grao en Enxeñaría de Tecnoloxías de Telecomunicación			
Descritores	Creditos ECTS	Sinale	Curso	Cuadrimestre
	6	OB	3	1c
Lingua de impartición	Castelán Galego			
Departamento	Tecnoloxía electrónica			
Coordinador/a	Álvarez Ruiz de Ojeda, Luís Jacobo			
Profesorado	Álvarez Ruiz de Ojeda, Luís Jacobo Moure Rodríguez, María José Poza González, Francisco			
Correo-e	jalvarez@uvigo.es			
Web	<a href="http://www.faitic.uvigo.es/">http://www.faitic.uvigo.es/</a>			
Descrición xeral	O obxectivo que se persegue con esta materia é que o alumno coñeza os aspectos xerais da arquitectura de microprocesadores, microcontroladores e dispositivos configurables, os métodos e as ferramentas de deseño que se utilizan, e que adquira as habilidades necesarias para deseñar sistemas baseados nestes dispositivos.			

## Competencias

Código	
B3	CG3 Coñecemento de materias básicas e tecnoloxías que capaciten o alumnado para a aprendizaxe de novos métodos e tecnoloxías, así como para dotalo dunha gran versatilidade para adaptarse a novas situacións.
B4	CG4 Capacidade para resolver problemas con iniciativa, para a toma de decisións, a creatividade, e para comunicar e transmitir coñecementos, habilidades e destrezas, comprendendo a responsabilidade ética e profesional da actividade do Enxeñeiro Técnico de Telecomunicación.
B13	CG13 Capacidade para manexar ferramentas software que apoiem a resolución de problemas en enxeñaría.
C7	CE7/T2 Capacidade de utilizar aplicacións de comunicación e informática (ofimáticas, bases de datos, cálculo avanzado, xestión de proxectos, visualización, etc.) para apoiar o desenvolvemento e explotación de redes, servizos e aplicacións de telecomunicación e electrónica.
C8	CE8/T3 Capacidade para utilizar ferramentas informáticas de procura de recursos bibliográficos ou de información relacionada coas telecomunicacións e a electrónica.
C14	CE14/T9 Capacidade de análise e deseño de circuitos combinacionais e secuenciais, síncronos e asíncronos, e de utilización de microprocesadores e circuitos integrados.
C15	CE15/T10 Coñecemento e aplicación dos fundamentos de linguaxes de descrición de dispositivos de hardware.
D2	CT2 Concibir a Enxeñaría no marco do desenvolvemento sostible.
D3	CT3 Tomar conciencia da necesidade dunha formación e mellora continua de calidade, amosando unha actitude flexible, aberta e ética ante opinión discriminación por sexo, raza ou relixión, respecto os dereitos fundamentais, acesibilidade, etc.

## Resultados de aprendizaxe

Resultados previstos na materia	Resultados de Formación e Aprendizaxe	
Comprender os aspectos básicos da arquitectura dos microprocesadores, microcontroladores e dos dispositivos configurables (*FPGAs).	B3	C14 C15
Coñecer os métodos e técnicas de deseño de sistemas integrados hardware/software (System on Chip (SoC)).	B3	C14 C15
Coñecer as ferramentas hardware e software dispoñibles para o deseño de sistemas baseados en dispositivos programables.	B13	C14 C15

Adquirir habilidades no manexo das ferramentas de deseño.		C14 C15	
Capacidade para deseñar sistemas integrados sinxelos (System on Chip (SoC)) aplicados ao campo das telecomunicacións.	B3 B4 B13	C7 C8 C14 C15	D2 D3

## Contidos

### Tema

TEMA 1 TEORÍA (1 h.). INTRODUCCIÓN Ás FPGAs.	<ul style="list-style-type: none"> <li>1.1.- Introducción.</li> <li>1.2.- Definición e clasificación das FPGAs.</li> <li>1.3.- Arquitecturas das FPGAs. <ul style="list-style-type: none"> <li>1.3.1.- Recursos lóxicos. <ul style="list-style-type: none"> <li>1.3.1.1.- Bloques Lóxicos Configurables.</li> <li>1.3.1.2.- Bloques lóxicos internos.</li> <li>1.3.1.3.- Bloques de Entrada / Saída.</li> <li>1.3.1.4.- Circuitos dedicados. Memorias de acceso aleatorio síncronas. Circuitos PLL dixitais. Circuitos aritméticos. Circuitos multiplicadores. Bloques DSP. Transceptores serie.</li> </ul> </li> <li>1.3.2.- Recursos de interconexión. <ul style="list-style-type: none"> <li>1.3.2.1.- Liñas de interconexión.</li> <li>1.3.2.2.- Conexións configurables.</li> </ul> </li> <li>1.3.3.- Exemplos de FPGAs comerciais.</li> </ul> </li> <li>1.4.- Tecnoloxías das FPGAs. <ul style="list-style-type: none"> <li>1.4.1.- Tecnoloxías de fabricación das FPGAs (LVTTTL, LVCMOS, etc.).</li> <li>1.4.2.- Tecnoloxías de configuración das FPGAs. <ul style="list-style-type: none"> <li>1.4.2.1.- Tecnoloxía de memoria activa estática (SRAM).</li> <li>1.4.2.2.- Tecnoloxías de antifusibles.</li> <li>1.4.2.3.- Tecnoloxías de memoria pasiva (EEPROM).</li> </ul> </li> <li>1.4.3.- Métodos de configuración das FPGAs. Fóra do sistema. No sistema.</li> </ul> </li> <li>1.5.- Características xerais das FPGAs.</li> <li>1.6.- Vantaxes das FPGAs.</li> <li>1.7.- Fases do deseño de sistemas dixitais mediante FPGAs. <ul style="list-style-type: none"> <li>1.7.1.- Implementación do deseño con FPGAs.</li> </ul> </li> <li>1.8.- Ferramentas de CAD para o deseño de sistemas con FPGAs.</li> <li>1.9.- Aplicacións das FPGAs.</li> <li>1.10.- Análise comparativa das FPGAs fronte a outro tipo de circuitos.</li> </ul>
TEMA 2 TEORÍA (1 h.). ARQUITECTURA DAS FPGAS DA FAMILIA SPARTAN 3E DE XILINX.	<ul style="list-style-type: none"> <li>2.1.- Introducción.</li> <li>2.2.- Arquitectura da familia Virtex 2 de Xilinx. <ul style="list-style-type: none"> <li>2.2.1.- Recursos lóxicos. CLBs. [Slices]. Rexistros de desprazamento baseados en RAM.</li> <li>2.2.2.- Memorias internas. Memoria distribuída. Memoria dedicada.</li> <li>2.2.3.- Circuitos de reloxo.</li> <li>2.2.4.- Multiplicadores hardware.</li> <li>2.2.5.- Tecnoloxías de E/S.</li> </ul> </li> <li>2.3.- Spartan 3 fronte a Virtex 2.</li> <li>2.4.- Spartan 3E fronte a Spartan 3.</li> <li>2.5.- Normas de sínteses.</li> </ul>
TEMA 3 TEORÍA (2 h.). INTRODUCCIÓN Aos MICROCONTROLADORES.	<ul style="list-style-type: none"> <li>3.1.- Introducción. Concepto de microcontrolador.</li> <li>3.2.- Arquitectura interna. Harvard. Von Neumann. <ul style="list-style-type: none"> <li>3.2.1.- Unidade de control (fases execución).</li> <li>3.2.2.- ALU.</li> <li>3.2.3.- Xogo de instrucións. RISC. CISC.</li> </ul> </li> <li>3.3.- Arquitectura externa. <ul style="list-style-type: none"> <li>3.3.1.- Acceso a memoria. Memoria de programa. Memoria de datos</li> <li>3.3.2.- Acceso a periféricos. Portos de E/S.</li> <li>3.3.3.- Control de interrupcións.</li> </ul> </li> <li>3.4.- Periféricos integrados. <ul style="list-style-type: none"> <li>3.4.1.- Temporizadores.</li> <li>3.4.2.- Comunicación serie. UART RS232. SPI. I2C.</li> <li>3.4.3.- Convertidores A/D e D/A.</li> </ul> </li> <li>3.5.- Exemplos de microcontroladores comerciais.</li> <li>3.6.- Aplicacións dos microcontroladores.</li> <li>3.7.- Ferramentas de programación e verificación.</li> </ul>

TEMA 4 TEORÍA (2 h.). MICROPROCESADOR PICOBLAZE DE XILINX (I).	<ul style="list-style-type: none"> <li>4.1.- Introducción.</li> <li>4.2.- Versións do microprocesador Picoblaze de Xilinx.</li> <li>4.3.- Arquitectura interna do microprocesador Picoblaze.</li> <li>4.4.- Xogo de instrucións do microprocesador Picoblaze.</li> </ul>
TEMA 5 TEORÍA (1 h.). DESENVOLVEMENTO DE SOFTWARE PARA O MICROPROCESADOR PICOBLAZE DE XILINX .	<ul style="list-style-type: none"> <li>5.1.- Introducción.</li> <li>5.2.- Sintaxe dun programa en ensamblador para o microprocesador Picoblaze.</li> <li>5.3.- Directivas dun programa ensamblador na contorna pBlazeIDE.</li> </ul>
TEMA 6 TEORÍA (3 h.). MICROPROCESADOR PICOBLAZE DE XILINX (II).	<ul style="list-style-type: none"> <li>6.1.- Introducción.</li> <li>6.2.- Arquitectura externa. <ul style="list-style-type: none"> <li>6.2.1.- Instrucións de E/S.</li> <li>6.2.2.- Conexión de periféricos de entrada.</li> <li>6.2.3.- Conexión de periféricos de saída.</li> <li>6.2.4.- Posta en estado inicial.</li> <li>6.2.5.- Interrupcións externas.</li> </ul> </li> <li>6.3.- Deseño de periféricos para o microprocesador Picoblaze.</li> </ul>
TEMA 7 TEORÍA (1 h.). INTRODUCCIÓN AOS SISTEMAS NUN CIRCUÍTO (S.O.C.).	<ul style="list-style-type: none"> <li>7.1.- Introducción aos métodos de deseño dixital. <ul style="list-style-type: none"> <li>7.1.1.- Método software.</li> <li>7.1.2.- Método hardware.</li> </ul> </li> <li>7.2.- Sistemas nun circuítio (SOC).</li> <li>7.3.- Sistemas nun Circuítio Programable (PSOC). Microprocesadores encaixados en FPGAs. <ul style="list-style-type: none"> <li>7.3.1.- Microprocesadores hardware.</li> <li>7.3.2.- Microprocesadores software.</li> </ul> </li> <li>7.4.- Aplicacións dos microprocesadores en sistemas encaixados.</li> </ul>
TEMA 8 TEORÍA (4 h.). CODISEÑO HARDWARE / SOFTWARE.	<ul style="list-style-type: none"> <li>8.1.- Introducción.</li> <li>8.2.- Deseño software.</li> <li>8.3.- Deseño hardware.</li> <li>8.4.- Etapas do codiseño hardware / software.</li> <li>8.5.- Particionado hardware / software.</li> <li>8.6.- Exemplos de codiseño hardware / software.</li> <li>8.7.- Deseño de periféricos. Repartición de funcións entre hardware e software.</li> </ul>
TEMA 9 TEORÍA (6 h.). DESEÑO DE SISTEMAS COMPLEXOS.	<ul style="list-style-type: none"> <li>9.1.- Introducción.</li> <li>9.2.- Análise previa da solución máis adecuada.</li> <li>9.3.- Métodos de deseño de periféricos de aplicación específica. <ul style="list-style-type: none"> <li>9.3.1.- Exemplos prácticos.</li> </ul> </li> </ul>
TEMA 10 TEORÍA (2 h.). INTRODUCCIÓN AOS MÉTODOS DE DESEÑO CORRECTOS.	<ul style="list-style-type: none"> <li>10.1.- Introducción.</li> <li>10.2.- Deseño de sistemas dixitais mediante FPGAs. <ul style="list-style-type: none"> <li>10.2.1.- Deseño xerárquico.</li> <li>10.2.2.- Deseño trasladable a outras tecnoloxías.</li> <li>10.2.3.- Deseño temporal.</li> </ul> </li> </ul>
TEMA 11 TEORÍA (3 h.). DESEÑO DE SISTEMAS DIXITAIS SÍNCRONOS.	<ul style="list-style-type: none"> <li>11.1.- Introducción.</li> <li>11.2.- Deseño síncrono.</li> <li>11.3.- Normas de deseño de sistemas secuenciales síncronos mediante FPGAs.</li> <li>11.4.- Sincronización de variables de entrada.</li> </ul>
TEMA 1 LABORATORIO (2 h.). ETAPAS DO DESEÑO DE SISTEMAS DIXITAIS CON FPGAs.	<ul style="list-style-type: none"> <li>1.1.- Introducción. Diagrama de fluxo xeral da ferramenta ISE de Xilinx.</li> <li>1.2.- Descrición mediante VHDL.</li> <li>1.3.- Simulación funcional.</li> <li>1.4.- Síntese do circuítio.</li> <li>1.5.- Implementación do circuítio.</li> <li>1.6.- Opcións de implementación para as FPGAs da familia Spartan 3E de Xilinx.</li> <li>1.7.- Utilización do editor de FPGAs (FPGA Editor).</li> <li>1.8.- Simulación temporal.</li> <li>1.9.- Análise de retardos mediante o ficheiro de informe de retardos.</li> <li>1.10.- Tecnoloxía e métodos de configuración das FPGAs de Xilinx.</li> <li>1.11.- Placas de desenvolvemento baseadas en FPGAs de Xilinx.</li> <li>1.12.- Obtención do ficheiro .BIT de configuración.</li> <li>1.13.- Programación da FPGA. iMPACT.</li> <li>1.14.- Comprobación do sistema dixital implementado. Solución de problemas.</li> <li>1.15.- Realización de exemplos.</li> </ul>

TEMA 2 LABORATORIO (2 h.). REALIZACIÓN DE CIRCUITOS PERIFÉRICOS PARA O MICROPROCESADOR PICOBLAZE.	2.1.- Introducción. 2.2.- Normas básico de diseño síncrono on VHDL. 2.3.- Realización en VHDL dun rexistro básico. 2.4.- Realización en VHDL dunha memoria de datos. 2.5.- Realización en VHDL dun temporizador.
TEMA 3 LABORATORIO (2 h.). REALIZACIÓN DE CIRCUITOS DE ACOPLAMIENTO DE PERIFÉRICOS PARA O MICROPROCESADOR PICOBLAZE.	3.1.- Introducción. 3.2.- Realización en VHDL dun circuito de xestión de periféricos de entrada. 3.3.- Realización en VHDL dun circuito de xestión de periféricos de saída. 3.4.- Realización en VHDL dun circuito de memorización de interrupcións.
TEMA 4 LABORATORIO (2 h.). FERRAMENTAS SOFTWARE DO MICROPROCESADOR PICOBLAZE DE XILINX.	4.1.- Introducción. 4.2.- Programa ensamblador e simulador de Mediatronix. Picoblaze IDE. 4.3.- Realización de exemplos básicos.
TEMA 5 LABORATORIO (6 h.). DESEÑO DE SISTEMAS DIGITALES BASEADOS NO MICROPROCESADOR PICOBLAZE.	5.1.- Introducción. 5.2.- Arquivos fonte fornecidos co microprocesador Picoblaze. 5.3.- Etapas do deseño de aplicacións baseadas no microprocesador Picoblaze para FPGAs. 5.3.1.- Elección do microcontrolador Picoblaze adecuado. 5.3.2.- Deseño do programa do microprocesador Picoblaze. 5.3.3.- Simulación do programa do microprocesador Picoblaze. 5.3.4.- Xeración dos arquivos VHDL necesarios para a implementación do microprocesador Picoblaze con FPGAs da familia Spartan 3E de Xilinx. 5.3.5.- Deseño de circuitos periféricos do microcontrolador Picoblaze e circuitos adicionais. 5.3.6.- Simulación dos circuitos periféricos e adicionais. 5.3.7.- Implementación do sistema dixital completo. 5.3.8.- Proba do sistema dixital completo. 5.4.- Realización dun exemplo básico con uso de interrupcións, mediante o microprocesador Picoblaze.
TEMA 6 LABORATORIO (6 h.). TRABALLOS DE DESEÑO DE PERIFÉRICOS PARA O MICROPROCESADOR PICOBLAZE.	6.1.- Deseño e implementación dun periférico de complexidade media para o microprocesador Picoblaze 3, segundo o enunciado fornecido polo profesor en FaiTIC.
TEMA 7 LABORATORIO (6 h.). TRABALLOS DE DESEÑO DE SISTEMAS ENCAIXADOS BASEADOS NO MICROPROCESADOR PICOBLAZE.	7.1.- Deseño e implementación dun exemplo de aplicación de complexidade media baseada no microprocesador Picoblaze 3, segundo o enunciado fornecido polo profesor en FaiTIC.

## Planificación

	Horas na aula	Horas fóra da aula	Horas totais
Actividades introdutorias	2	2	4
Lección maxistral	12	16	28
Resolución de problemas	12	19	31
Prácticas de laboratorio	14	20	34
Traballo tutelado	6	12	18
Traballo tutelado	6	12	18
Probas de resposta longa, de desenvolvemento	2	5	7
Probas de resposta longa, de desenvolvemento	2	8	10

\*Os datos que aparecen na táboa de planificación son de carácter orientador, considerando a heteroxeneidade do alumnado.

## Metodoloxía docente

	Descrición
Actividades introdutorias	Introdución aos diferentes temas clave da materia tanto na súa compoñente teórica como práctica.
Lección maxistral	Con esta metodoloxía desenvólvense a competencia CG3. Presentación por parte do profesor do temario da materia.
Resolución de problemas	Con esta metodoloxía desenvólvense a competencia CG3. Estas sesións incluírán a realización de exercicios e traballos por parte do profesor e dos alumnos.
Prácticas de laboratorio	Con esta metodoloxía desenvólvense as competencias CG3, CG4, CE8/T3, CE14/T9 e CE15/T10. Nestas prácticas suscitarase o desenvolvemento de prácticas guiadas e a realización de circuitos e programas.
	Con esta metodoloxía desenvólvense as competencias CG3, CG4, CG13, CE7/TE2, CE8/T3, CE14/T9, CE15/T10, CT2 e CT3.

Traballo tutelado	<p>Proponse aos alumnos a realización de un traballos de deseño de circuitos e programas relacionado co tema 6 de laboratorio.</p> <p>Con esta metodoloxía desenvólvense as competencias CG3, CG4, CG13, CE7/TE2, CE8/T3, CE14/T9, CE15/T10, CT2 e CT3.</p>
Traballo tutelado	<p>Proponse aos alumnos a realización de un traballos de deseño de circuitos e programas relacionado co tema 7 de laboratorio.</p> <p>Con esta metodoloxía desenvólvense as competencias CG3, CG4, CG13, CE7/TE2, CE8/T3, CE14/T9, CE15/T10, CT2 e CT3.</p>

### Atención personalizada

Metodoloxías	Descrición
Prácticas de laboratorio	Nas clases presenciais atenderanse as dúbidas dos alumnos. Ademais, os estudantes terán ocasión de acudir a tutorías personalizadas no despacho dos profesores da materia no horario que os profesores establecerán para ese efecto a principio de curso e que se publicará na páxina do centro.
Traballo tutelado	Nas clases presenciais atenderanse as dúbidas dos alumnos. Ademais, os estudantes terán ocasión de acudir a tutorías personalizadas no despacho dos profesores da materia no horario que os profesores establecerán para ese efecto a principio de curso e que se publicará na páxina do centro.
Traballo tutelado	Nas clases presenciais atenderanse as dúbidas dos alumnos. Ademais, os estudantes terán ocasión de acudir a tutorías personalizadas no despacho dos profesores da materia no horario que os profesores establecerán para ese efecto a principio de curso e que se publicará na páxina do centro.

### Avaliación

	Descrición	Cualificación	Resultados de Formación e Aprendizaxe		
Prácticas de laboratorio	<p>Avaliarase o correcto funcionamento dos circuitos e programas realizados nas sesións de prácticas correspondentes ao tema 5 de laboratorio de acordo aos criterios de valoración. Será necesario ensinar ao profesor no laboratorio o funcionamento de cada un dos circuitos e programas.</p> <p>Con esta metodoloxía avalianse as competencias CG3, CG4, CG13, CE7/TE2, CE8/T3, CE14/T9, CE15/T10, CT2 e CT3.</p>	10	B3 B4 B13	C7 C8 C14 C15	D2 D3
Traballo tutelado	<p>Traballo autónomo de deseño dun periférico complexo. O periférico debe estar formado por unha unidade de control e unha unidade operativa e debe estar deseñado de acordo o método estudado no tema 9 de teoría da asignatura</p> <p>O contido correspóndese co tema 6 de laboratorio.</p> <p>Avaliarase o correcto funcionamento dos circuitos e programas nas sesións de prácticas correspondentes ó tema 6 de laboratorio e a correcta aplicación dos conceptos teóricos ao traballo realizado, de acordo aos criterios de valoración.</p> <p>Será necesario ensinar ó profesor no laboratorio o funcionamento de cada un dos circuitos e programas.</p> <p>Con esta metodoloxía avalianse as competencias CG3, CG4, CG13, CE7/TE2, CE8/T3, CE14/T9, CE15/T10, CT2 e CT3.</p>	20	B3 B4 B13	C7 C8 C14 C15	D2 D3

Traballo tutelado	Traballo autónomo de deseño dun sistema encaixado de complexidade media. O sistema encaixado debe estar formado polo microprocesador e os seus periféricos. Ademais, debe incluír os circuitos auxiliares necesarios para o seu funcionamento. Tamén é necesario realizar o programa do microprocesador en linguaxe ensamblador.	20	B3 B4 B13	C7 C8 C14 C15	D2 D3
	O contido correspóndese co tema 7 de laboratorio.				
	Avaliarase o correcto funcionamento dos circuitos e programas nas sesións de prácticas correspondentes ó tema 7 de laboratorio e a correcta aplicación dos conceptos teóricos ao traballo realizado, de acordo aos criterios de valoración.				
	Será necesario ensinar ó profesor no laboratorio o funcionamento de cada un dos circuitos e programas.				
	Con esta metodoloxía avalianse as competencias CG3, CG4, CG13, CE7/TE2, CE8/T3, CE14/T9, CE15/T10, CT2 e CT3.				
Probas de resposta longa, de desenvolvemento	Este exame incluírá dous tipos de cuestións:  1) Tipo test de resposta múltiple con preguntas sobre os temas de teoría.  2) Problemas de deseño de circuitos e programas e explicación do traballo realizado.  Con esta metodoloxía avalianse as competencias CG3, CE14/T9 e CE15/T10.	25	B3	C14 C15	
Probas de resposta longa, de desenvolvemento	Exame de solventar tarefas e problemas de deseño de circuitos e programas e explicación do traballo realizado. Con esta metodoloxía avalianse as competencias CG3, CG4, CE14/T9 e CE15/T10.	25	B3 B4	C14 C15	

### Outros comentarios sobre a Avaliación

A cualificación final expresarase de forma numérica entre 0 e 10, segundo a lexislación vixente (Real Decreto 1125/2003 de 5 de Setembro; BOE 18 de setembro).

Seguindo as directrices propias da titulación ofrecerase aos alumnos que cursen esta materia dous sistemas de avaliación: avaliación continua e avaliación final.

#### AVALIACIÓN CONTINUA:

Os alumnos deben escoller ao principio do cuadrimestre se optan pola avaliación continua ou pola avaliación final.

A asistencia a clase de laboratorio é obrigatoria na avaliación continua.

Se se opta pola avaliación continua, pódese faltar como máximo a 2 sesións de prácticas.

A asistencia a clase teórica considérase primordial para poder acadalo éxito na avaliación continua.

O só feito de non asistir a clases teóricas non suporá a perda do dereito de avaliación continua, pero se o alumno non asiste a clases teóricas debe estudar os conceptos teóricos e preparar as prácticas de laboratorio pola súa conta.

Aos alumnos en avaliación continua que ademais asistan regularmente a clases de teoría (máximo 2 faltas), daráselles as seguintes vantaxes adicionais:

- Se non aproban a primeira proba parcial teórica, daráselles a oportunidade de recuperala na convocatoria final do cuadrimestre.
- Se non aproban a materia mediante esta modalidade, conservaráselles as notas das partes da materia (primeiro parcial, segundo parcial, laboratorio) nas que sacasen o mínimo esixido ata a avaliación extraordinaria de Xullo.

Os alumnos que aproben a materia mediante avaliación continua non poderán repetir de novo na avaliación final ningunha tarefa co obxectivo de subir a nota.

Os alumnos realizarán as prácticas e os traballos en grupos de dous alumnos durante a avaliación continua, sempre que sexa posible. Os dous estudantes recibirán a mesma nota se ambos asisten ás sesións presenciais e demostran traballar

conxuntamente na realización das prácticas e traballos.

A nota da materia será a suma das notas correspondentes ás distintas tarefas da materia.

Para poder aprobar a materia, é necesario que:

- A nota de cada un dos exames teóricos sexa maior ou igual que 4 sobre 10.
- A nota conxunta de laboratorio sexa maior ou igual que 4 sobre 10.
- Alcanzalos mínimos esixidos nos criterios de valoración nos dous traballos tutelados.
- A nota global da asignatura sexa maior ou igual que 5 sobre 10.

As distintas tarefas deben entregarse na data especificada polo profesor. Se non é así, non serán cualificadas.

No caso de superar as distintas probas, a cualificación final (NF) será a suma ponderada das notas de cada proba:

$$NF = 0,25 * ET1 + 0,25 * ET2 + 0,10 * PL + 0,20 * TT1 + 0,20 * TT2$$

No caso de non superar todas as probas (notados exames < 4, nota conxunta de laboratorio < 4 ou non alcanzar os mínimos esixidos nos traballos tutelados), a cualificación final (NF) será:

$$NF = \text{mínimo} [4,5; (0,25 * ET1 + 0,25 * ET2 + 0,10 * PL + 0,20 * TT1 + 0,20 * TT2) ]$$

sendo:

ET1 = Primeiro exame parcial de teoría.

ET2 = Segundo exame parcial de teoría.

PL = Nota das prácticas de laboratorio correspondentes ao tema 5.

TT1 = Traballo Tutelado práctico que consiste no deseño dun periférico complexo.

TT2 = Traballo Tutelado práctico que consiste no deseño dun sistema encaixado de complexidade media.

#### CRITERIOS DE AVALIACIÓN.

Exames teóricos.

O primeiro exame teórico realizarase ao redor da semana 8 de clases no lugar e datas que determine a Escola. Incluirá problemas prácticos e preguntas de tipo test sobre os temas 1 a 8 de teoría (salvo o apartado de particionado hardware/software do tema 8).

O segundo exame teórico realizarase xunto co exame final do cuadrimestre no lugar e datas que determine a Escola. Incluirá problemas prácticos sobre todos os temas que se estudaron na materia, pero fundamentalmente o apartado de particionado hardware/software do tema 8 e os temas 9 ao 11.

Para obter a máxima nota deberán contestarse correctamente todas as preguntas do exame.

Realización de prácticas de laboratorio guiadas (só para avaliación continua).

Só se avaliará o correcto funcionamento dos circuitos e programas realizados nas sesións de prácticas correspondentes ao tema 5 de laboratorio, de acordo aos criterios de avaliación.

A nota total das prácticas avaliadas de laboratorio (PL) corresponde a un 10% da nota total da materia. Será necesario entregar os ficheiros que se indican nos enunciados de prácticas.

Traballos tutelados de laboratorio (só para avaliación continua).

Traballo 1. Periférico complexo. Deseño dun periférico para o microprocesador utilizado na materia. O periférico debe estar formado por unha unidade de control e unha unidade operativa, de acordo ao método estudado no tema 9 de teoría da materia.

Traballo 2. Sistema encaixado. Deseño dun sistema encaixado baseado no microprocesador estudado na teoría da materia. Este sistema encaixado debe incluír o periférico complexo realizado no traballo 1.

Os criterios de valoración, tanto das prácticas de laboratorio guiadas (tema 5 de laboratorio) como dos traballos tutelados (temas 6 e 7 de laboratorio) son os seguintes. Todos os apartados deben funcionar perfectamente para obter a máxima nota. Valorarase a adición de funcionalidade adicional á mínima requirida no enunciado do traballo.

## 1) Funcionalidade. (50 %)

Demostrable mediante:

- Simulacións funcionais básicas (sen retardos reais) (10 %):

□ Simulación do "software" (só nos sistemas encaixados).

□ Simulación funcional ("behavioural") dos diferentes circuítos "hardware".

□ Simulación funcional ("behavioural") do sistema encaixado completo ("hardware" + "software") (só nos sistemas encaixados).

- Simulacións temporais (con retardos reais)(20 %)

□ Simulación temporal ("Post-route") dos diferentes circuítos "hardware".

□ Simulación temporal ("Post-route") do sistema encaixado completo ("hardware" + "software") (só nos sistemas encaixados).

· Probas na placa de desenvolvemento. (20%)

□ Proba en placa dos diferentes circuítos "hardware".

□ Proba en placa do periférico complexo.

□ Proba en placa do sistema encaixado completo ("hardware" + "software") (só nos sistemas encaixados).

## 2) Corrección do deseño. (20%)

Demostrable mediante:

· Repartición adecuada de tarefas entre "hardware" e "software" (□) (só nos sistemas encaixados).

· Repartición adecuada de tarefas entre unidade de control e unidade operativa (só en periférico complexo).

· Utilización dos circuítos "hardware" máis adecuados para realizar cada tarefa.

· Organización xerárquica adecuada do "hardware".

· Aplicación das técnicas de deseño síncrono.

· Optimización da descrición en VHDL.

· Estrutura adecuada do programa en ensamblador, coa inclusión das subrutinas necesarias(□) (só nos sistemas encaixados).

· Utilización de interrupcións do microprocesador cando resulte adecuado(□) (só nos sistemas encaixados).

## 3) Análise da implementación con FPGAs. (10%)

Débense analizar os recursos lóxicos da FPGA utilizados e razoar a súa necesidade. Analizar de forma razoada os retardos internos do sistema implementado.

## 4) Documentación do deseño e a implementación con FPGAs. (20 %)

a. Memoria. Será necesario entregar unha memoria explicativa dun máximo de 10 páxinas por cada un dos temas 5 a 7 do laboratorio, que deberán seguir o índice fornecido polo profesor. Na memoria valoraranse:

· Estrutura clara e ordenada.

· Explicacións claras e suficientes para a comprensión do traballo realizado.

· Inclusión de figuras adecuadas e legibles, incluídos resultados de simulación.

· Inclusión de datos relevantes para a comprensión do traballo realizado.

b. Ficheiros fonte de deseño. Será necesario entregar os ficheiros fonte utilizados polos alumnos. Neles valoraranse:

· Comentarios suficientes nos ficheiros VHDL para a súa comprensión.

· Comentarios suficientes nos ficheiros ensamblador para a súa comprensión (só nos sistemas encaixados).

AVALIACIÓN FINAL:



Os alumnos que opten pola avaliación final (xa sexa ao final do cuadrimestre como na convocatoria de Xullo) deberán realizar un exame teórico que consta de dúas partes e un exame de laboratorio individualmente.

Para poder realizar o exame do laboratorio, será necesario anotarse previamente, nas datas que se comuniquen aos alumnos a través da plataforma FaiTIC.

Os alumnos que opten pola avaliación final non poderán realizar os exames parciais nin solicitar a avaliación das prácticas nin dos traballos tutelados durante o cuadrimestre.

A nota da materia será a suma das notas correspondentes ás distintas tarefas da materia.

Para poder aprobar a materia, é necesario que:

- A nota de cada un dos exames teóricos sexa maior ou igual que 4 sobre 10.
- A nota do exame de laboratorio sexa maior ou igual que 4 sobre 10.
- A nota global da materia sexa maior ou igual que 5 sobre 10.

En caso de superar as distintas probas, a cualificación final (NF) será a suma ponderada das notas de cada proba:

$$NF = 0,25 * ET1 + 0,25 * ET2 + 0,50 * EL$$

En caso de non superar todas as probas (nota dalgún exame < 4), a cualificación final (NF) será:

$$NF = \text{mínimo} [4; (0,25 * ET1 + 0,25 * ET2 + 0,50 * EL) ]$$

sendo:

ET1 = Primeiro exame parcial de teoría.

ET2 = Segundo exame parcial de teoría.

EL = Exame de laboratorio.

#### CRITERIOS DE AVALIACIÓN.

Exames teóricos.

A primeira parte do exame teórico incluírá problemas prácticos e preguntas de tipo test sobre os temas 1 a 8 de teoría (salvo o apartado de particionado hardware/software).

A segunda parte do exame teórico incluírá problemas prácticos sobre todos os temas que se estudaron na materia, pero fundamentalmente o apartado de particionado hardware/software do tema 8 e os temas 9 ao 11.

Para obter a máxima nota deberán contestarse correctamente todas as preguntas do exame.

Exame de laboratorio (só para convocatorias finais).

O exame consistirá no deseño de circuítos en VHDL e programas en ensamblador do microprocesador utilizado na materia. Estes circuítos e programas poderán formar parte dun periférico complexo ou dun sistema encaixado e terán unha complexidade similar aos deseñados nos temas 5, 6 e 7 de laboratorio da materia. O alumno deberá realizar as simulacións e probas na placa de desenvolvemento estipuladas no enunciado do exame no tempo asignado.

Avaliarase o correcto funcionamento dos circuítos e programas realizados durante o exame e a correcta aplicación dos conceptos teóricos ao traballo realizado, de acordo aos criterios de valoración.

Será necesario ensinar ao profesor no laboratorio o funcionamento de cada un dos circuítos e programas.

Todos os apartados deben funcionar perfectamente para obter a máxima nota.

Tanto en avaliación continua como en avaliación final, en caso de detección de copia nos exames ou plaxio dalgún traballo, a cualificación será "suspense (0)" e comunicarse á dirección da Escola para que tome as medidas oportunas.

---

#### **Bibliografía. Fontes de información**

##### **Bibliografía Básica**

ÁLVAREZ RUIZ DE OJEDA, L.J., **Diseño Digital con Lógica Programable**, Editorial Tórculo, 2004

POZA GONZÁLEZ, F., ÁLVAREZ RUIZ DE OJEDA, L.J., **Diseño de sistemas empotrados de 8 bits en FPGAs con Xilinx ISE y Picoblaze**, Vision libros, 2012

---

### **Bibliografía Complementaria**

---

ÁLVAREZ RUIZ DE OJEDA, L.J., **Diseño Digital con FPGAs**, Vision libros, 2013

ÁLVAREZ RUIZ DE OJEDA, L. Jacobo, MANDADO PÉREZ, E., VALDÉS PEÑA, M.D., **Dispositivos Lógicos Programables y sus aplicaciones**, Editorial Thomson-Paraninfo, 2002

---

PÉREZ LÓPEZ, S.A., SOTO CAMPOS, E., FERNÁNDEZ GÓMEZ, S., **Diseño de sistemas digitales con VHDL**, Thomson-Paraninfo, 2002

---

Ken Chapman, **PicoBlaze 8-bit Embedded Microcontroller User Guide for Spartan-3, Spartan-6, Virtex-5, and Virtex-6 FPGAs (UG129)**, Xilinx, 2010

---

Ken Chapman, **KCPSM3, 8-bit Microcontroller for Spartan-3, Virtex-2 and Virtex-2 Pro (KCPSM3\_Manual)**, Xilinx, 2003

---

### **Recomendacións**

#### **Materias que continúan o temario**

Deseño e síntese de sistemas dixitais/V05G300V01923

---

#### **Materias que se recomenda ter cursado previamente**

Programación I/V05G300V01205

Electrónica dixital/V05G300V01402

Física: Fundamentos de electrónica/V05G300V01305

---

#### **Outros comentarios**

O alumno deberá cursar a materia Electrónica Dixital. Nela impártense coñecementos básicos para o seguimento desta materia.

Ademais, é recomendable que o alumno curse tamén as materias Física: Fundamentos de Electrónica e Programación I. Nelas impártense coñecementos que serven de base ou complementan os temas que se impartirán nesta materia.

---