



DATOS IDENTIFICATIVOS

Codeseño Hardware/Software de Sistemas Empotrados

Materia	Codeseño Hardware/Software de Sistemas Empotrados			
Código	V05M145V01214			
Titulación	Máster Universitario en Enxeñaría de Telecomunicación			
Descritores	Creditos ECTS	Sinale	Curso	Cuadrimestre
	5	OP	1	2c
Lingua de impartición	Castelán Galego Inglés			
Departamento	Tecnoloxía electrónica			
Coordinador/a	Poza González, Francisco			
Profesorado	Poza González, Francisco			
Correo-e	fpoza@uvigo.es			
Web	http://www.faitic.uvigo.es			
Descrición xeral	<p>A documentación da materia atópase en inglés. Algunhas clases da materia pódense impartir en inglés. Os obxectivos que se perseguen con esta materia son:</p> <ul style="list-style-type: none"> <input type="checkbox"/> Coñecer os métodos de codeseño de aplicacións baseadas en microprocesadores encaixados en FPGAs. <input type="checkbox"/> Coñecer os microprocesadores que se poden implementar nas FPGAs comerciais. <input type="checkbox"/> Manexar as ferramentas <input type="checkbox"/>software<input type="checkbox"/> necesarias para o desenvolvemento de aplicacións encaixadas mediante FPGAs. <input type="checkbox"/> Diseñar periféricos de aplicación específica e a súa conexión aos buses dos microprocesadores encaixados. <input type="checkbox"/> Realizar sistemas dixitais de aplicación real con microprocesadores encaixados en FPGAs. 			

Competencias

Código		
A5	CB5	Que os estudantes posúan as habilidades de aprendizaxe que lles permitan continuar estudando dun xeito que terá que ser, en grande medida, autodirixido e autónomo.
B1	CG1	Capacidade para proxectar, calcular e deseñar produtos, procesos e instalacións en todos os ámbitos da enxeñaría de telecomunicación.
B8	CG8	Capacidade para a aplicación dos coñecementos adquiridos e resolver problemas en ámbitos novos ou pouco coñecidos dentro de contextos máis amplos e multidisciplinares, sendo capaces de integrar coñecementos.
C11	CE11	Coñecemento das linguaxes de descrición hardware para circuitos de alta complexidade.
C12	CE12	Capacidade para utilizar dispositivos lóxicos programables, así como para deseñar sistemas electrónicos avanzados, tanto analóxicos coma dixitais. Capacidade para deseñar compoñentes de comunicacións como por exemplo encamiñadores, conmutadores, concentradores, emisores e receptores en diferentes bandas.

Resultados de aprendizaxe

Resultados previstos na materia	Resultados de Formación e Aprendizaxe
Coñecer os métodos de codeseño de aplicacións baseadas en microprocesadores encaixados en FPGAs.	A5 C11 C12
Coñecer os microprocesadores que se poden implementar nas FPGAs comerciais.	A5 C11 C12

Manexar as ferramentas software necesarias para o desenvolvemento de aplicacións encaixadas mediante FPGAs.	A5 C11 C12
Deseñar periféricos de aplicación específica e a súa conexión aos buses dos microprocesadores encaixados.	A5 B1 B8 C11 C12
Realizar sistemas dixitais de aplicación real con microprocesadores encaixados en FPGAs.	A5 B1 B8 C11 C12

Contidos

Tema	
TEMA 1 TEORÍA. INTRODUCCIÓN AO DESEÑO DE SISTEMAS ENCAIXADOS. (1 h.)	1.1.- Introducción. 1.2.- Sistemas nun Circuito Programable (PSOC). 1.3.- Codeseño hardware / software. Fases do codeseño. 1.4.- Ferramentas Vivado e SDK de Xilinx para codeseño de sistemas encaixados.
TEMA 2 TEORÍA. MICROPROCESADOR ARM DE XILINX. (0□5 h.)	2.1.- Introducción. 2.2.- Arquitectura interna do microprocesador ARM. 2.2.1.- Estrutura do microprocesador ARM. 2.2.2.- Mapa de memoria. 2.2.3.- Periféricos básicos. Temporizador. UART RS232. Controlador de interrupcións. 2.2.4.- Periféricos opcionais. SPI, I2C, USB, CAN.
TEMA 3 TEORÍA. ARQUITECTURA DOS SOCs DA FAMILIA ZYNQ DE XILINX. (0□5 h.)	3.1.- Introducción. 3.2.- Arquitectura dos SOCs da familia Zynq de Xilinx. 3.2.1.- □Processing System□ (PS). Microprocesador ARM. Periféricos. 3.2.2.- □Programmable Logic□ (PL). Recursos lóxicos. 3.2.3.- Recursos de interconexión. 3.2.4.- Tecnoloxía. 3.2.5.- Outras características.
TEMA 4 TEORÍA. CONEXIÓN DE CIRCUITOS PERIFÉRICOS AO MICROPROCESADOR ARM DE XILINX. (1 h.)	4.1.- Introducción. 4.2.- Interfaz para periféricos básicos. GPIO. 4.3.- Interfaz para periféricos avanzados. IPIF. 4.4.- Interfaz para coprocesadores de usuario.
TEMA 5 TEORÍA. DESENVOLVEMENTO DE SOFTWARE PARA O MICROPROCESADOR ARM DE XILINX. (1 h.)	5.1.- Introducción. 5.2.- Estrutura das rutinas de manexo de periféricos. 5.3.- Manexo de interrupcións. 5.4.- Depuración do programa.
TEMA 6 TEORÍA. PARTICIONADO "HARDWARE / SOFTWARE". (1 h.)	6.1.- Introducción. 6.2.- Exemplos de codiseño "hardware / software". 6.3.- Reparto de funcións entre "hardware" y "software".
TEMA 7 TEORÍA. TRABALLO DE DESEÑO DE PERIFÉRICOS PARA MICROPROCESADORES ENCAIXADOS DE XILINX. (5 h.)	7.1.- Deseño do periférico asignado, utilizando a combinación de hardware e software máis adecuada.
TEMA 1 LABORATORIO. CONTORNA VIVADO PARA O DESEÑO DE SISTEMAS ENCAIXADOS BASEADOS EN MICROPROCESADORES DE 32 BITS DE XILINX. (2 h.)	1.1.- Introducción. 1.2.- Vivado de Xilinx. 1.2.1.- Fluxo de codeseño. 1.2.2.- Titor para a creación de sistemas encaixados. 1.2.3.- Adición de periféricos predefinidos (IP cores). 1.3.- Realización de exemplos básicos de sistemas encaixados baseados no microprocesador ARM. 1.4.- Implementación dos sistemas desenvolvidos en placas de avaliación de Digilent.
TEMA 2 LABORATORIO. REALIZACIÓN DE CIRCUITOS PERIFÉRICOS BÁSICOS PARA OS MICROPROCESADORES ENCAIXADOS DE XILINX. (2 h.)	2.1.- Introducción. 2.2.- Utilización de periféricos predefinidos. IPs. 2.3.- Desenvolvemento de periféricos de usuario básicos. GPIO.
TEMA 3 LABORATORIO. REALIZACIÓN DE CIRCUITOS PERIFÉRICOS AVANZADOS PARA OS MICROPROCESADORES ENCAIXADOS DE XILINX. (2 h.)	3.1.- Introducción. 3.2.- Desenvolvemento de periféricos de usuario avanzados (□Custom IP□). 3.3.- Desenvolvemento de coprocesadores de usuario.

TEMA 4 LABORATORIO. CONTORNA SDK PARA O DESEÑO DE SOFTWARE DE MICROPROCESADORES DE 32 BITS DE XILINX. (2 h.)	<p>4.1.- Introducción.</p> <p>4.2.- SDK. [Software Development Kit] de Xilinx.</p> <p>4.2.1.- Ferramentas GNU (GCC, ASsembler).</p> <p>4.2.2.- Editor. Compilador. Enlazador linker).</p> <p>4.2.3.- Bibliotecas fornecidas.</p> <p>4.2.4.- Analizador de prestacións ([software profiler]).</p> <p>4.3.- Realización de exemplos.</p> <p>4.3.1.- Temporizador acoplado por interrupción.</p>
TEMA 5 LABORATORIO. VERIFICACIÓN HARDWARE/SOFTWARE DE APLICACIÓNS ENCAIXADAS. (2 h.)	<p>5.1.- Introducción.</p> <p>5.2.- Simulación dos sistemas encaixados.</p> <p>5.3.- Depuración dos sistemas encaixados mediante o depurador XMD desde SDK.</p> <p>5.4.- Depuración dos sistemas encaixados mediante o depurador [GNU Debugger] desde SDK.</p> <p>5.5.- Co-verificación HW/SW dos sistemas encaixados mediante o analizador hardware [Chipscope] de Xilinx e o depurador software [GNU debugger].</p>
TEMA 6 LABORATORIO. TRABALLOS DE DESEÑO DE APLICACIÓNS BASEADAS EN MICROPROCESADORES ENCAIXADOS DE 32 BITS DE XILINX. (9 h.: 5 h. tipo B + 4 h. tipo C)	<p>6.1.- Realización e verificación da aplicación asignada.</p>

Planificación

	Horas na aula	Horas fóra da aula	Horas totais
Sesión maxistral	5	10	15
Resolución de problemas e/ou exercicios	5	20	25
Prácticas de laboratorio	10	10	20
Traballos tutelados	9	48	57
Presentacións/exposicións	1	7	8

*Os datos que aparecen na táboa de planificación son de carácter orientador, considerando a heteroxeneidade do alumnado.

Metodoloxía docente

	Descrición
Sesión maxistral	Exposición dos principais contidos teóricos da materia con axuda de medios audiovisuais.
	Con esta metodoloxía desenvólvense as competencias CE11 e CE12.
Resolución de problemas e/ou exercicios	Aprendizaxe baseada en problemas (ABP): Resolución de problemas de deseño de circuítos sintetizables en VHDL e programas en C propostos polo profesor.
	Con esta metodoloxía desenvólvense as competencias CB5, CG1, CG8, CE11 e CE12.
Prácticas de laboratorio	Nestas prácticas plantearase o desenvolvemento de prácticas guiadas de realización de circuítos e programas.
	Con esta metodoloxía desenvólvense as competencias CB5, CG8, CE11 e CE12.
Traballos tutelados	Ensinanza baseada en proxectos de aprendizaxe: Proponse aos alumnos a realización dun proxecto de deseño dun sistema encaixado para resolver un problema plantexado polo profesor mediante a planificación, deseño e realización das actividades necesarias.
	Con esta metodoloxía desenvólvense as competencias CB5, CG1, CG8, CE11 e CE12.
Presentacións/exposicións	Exposición dos resultados do proxecto realizado.
	Con esta metodoloxía desenvólvense as competencias CB5, CE11 e CE12.

Atención personalizada

Metodoloxías	Descrición
Sesión maxistral	Nas clases presenciais atenderanse as dúbidas dos alumnos. Ademais, os estudantes terán ocasión de acudir a titorías personalizadas no despacho dos profesores da materia no horario que os profesores establecerán para ese efecto a principio de curso e que se publicará na páxina da materia
Presentacións/exposicións	Nas clases presenciais atenderanse as dúbidas dos alumnos. Ademais, os estudantes terán ocasión de acudir a titorías personalizadas no despacho dos profesores da materia no horario que os profesores establecerán para ese efecto a principio de curso e que se publicará na páxina da materia

Prácticas de laboratorio	Nas clases presenciais atenderanse as dúbidas dos alumnos. Ademais, os estudantes terán ocasión de acudir a titorías personalizadas no despacho dos profesores da materia no horario que os profesores establecerán para ese efecto a principio de curso e que se publicará na páxina da materia
Resolución de problemas e/ou exercicios	Nas clases presenciais atenderanse as dúbidas dos alumnos. Ademais, os estudantes terán ocasión de acudir a titorías personalizadas no despacho dos profesores da materia no horario que os profesores establecerán para ese efecto a principio de curso e que se publicará na páxina da materia
Traballos tutelados	Nas clases presenciais atenderanse as dúbidas dos alumnos. Ademais, os estudantes terán ocasión de acudir a titorías personalizadas no despacho dos profesores da materia no horario que os profesores establecerán para ese efecto a principio de curso e que se publicará na páxina da materia

Avaliación

	Descrición	Cualificación	Resultados de Formación e Aprendizaxe		
Resolución de problemas e/ou exercicios	Aprendizaxe baseado en problemas. Resolución de exercicios e problemas teóricos. A maioría deles centraranse na formulación e o enfoque teórico do deseño dun periférico dun sistema encaixado. O contido correspóndese cos temas de teoría. Será necesario ensinar ao profesor o funcionamento de cada un dos circuítos e programas. Avaliarase a correcta aplicación dos conceptos teóricos aos problemas realizados, de acordo aos criterios de valoración. Será necesario entregar a documentación solicitada polo profesor para cada un dos exercicios realizados.	25	A5	B1 B8	C11 C12
Prácticas de laboratorio	Avaliarase o correcto funcionamento dos circuítos e programas realizados nas sesións de prácticas correspondentes aos temas 1 a 5 de laboratorio de acordo aos criterios de valoración. Será necesario ensinar ao profesor o correcto funcionamento de cada un dos circuítos e programas.	25	A5	B8	C11 C12
Traballos tutelados	Aprendizaxe baseado en proxectos. Traballo autónomo de deseño dun sistema encaixado. Será necesario entregar os ficheiros fonte do traballo realizado. Avaliarase o funcionamento do sistema dixital realizado e a correcta aplicación dos conceptos teóricos ao deseño do sistema dixital, de acordo aos criterios de valoración.	40	A5	B1 B8	C11 C12
Presentacións/exposicións	Será necesario realizar unha presentación oral de máximo 15 minutos sobre o traballo práctico autónomo realizado, segundo o índice fornecido polo profesor.	10	A5		C11 C12

Outros comentarios sobre a Avaliación

A nota da materia será a suma das notas correspondentes ás distintas tarefas da materia.

A nota global dos exercicios e problemas teóricos debe ser maior ou igual que 5 sobre 10 para poder aprobar a materia. A nota do traballo práctico autónomo debe ser maior ou igual que 5 sobre 10 para poder aprobar a materia.

Todos os alumnos, tanto os que sigan a materia de forma continua como os que queiran ser avaliados unicamente ao final do cuadrimestre ou nunha avaliación extraordinaria, deberán realizar as tarefas descritas no apartado anterior.

Os alumnos que non asistan a clase regularmente deberán realizar as mesmas tarefas que os alumnos asistentes a clase.

A cualificación final expresarase de forma numérica entre 0 e 10, segundo a lexislación vixente (Real Decreto 1125/2003 de 5 de Setembro; BOE 18 de setembro).

Seguindo as directrices propias da titulación ofrecerase aos alumnos que cursen esta materia dous sistemas de avaliación: avaliación continua e avaliación ao final do cuadrimestre.

AVALIACIÓN CONTINUA:

O feito de realizar 2 prácticas de laboratorio ou 2 memorias de exercicios teóricos supón que o alumno opta pola avaliación continua.

□ Os alumnos que opten por avaliación continua, pero non aproben a materia mediante esta modalidade, deberán realizar a avaliación final completa na avaliación extraordinaria de Xullo.

□ Os alumnos que aproben a materia mediante avaliación continua non poderán repetir de novo na avaliación final ningunha tarefa co obxectivo de subir a nota.

□ As distintas tarefas deben entregarse na data especificada polo profesor. Se non é así, non serán cualificadas para a avaliación continua.

□ Os alumnos realizarán os exercicios teóricos, as prácticas de laboratorio e os traballos de laboratorio en grupos de dous alumnos durante a avaliación continua.

□ Se se segue a materia de forma continua, pódese faltar como máximo a 2 sesións presenciais. Se se faltou a máis de 2 sesións, será obrigatorio realizar un traballo individual adicional ou un exame.

AVALIACIÓN FINAL:

□ Os alumnos que opten pola avaliación final deberán realizar todas as tarefas teóricas e prácticas e os traballos individualmente.

□ A entrega das tarefas para a avaliación final debe realizarse antes da data oficial do exame establecida polo centro.

En caso de superar os exercicios teóricos (ET), as prácticas de laboratorio (PL) e o traballo autónomo (TA), é dicir, que a nota de cada parte ≥ 5 , a cualificación final (NF) será a suma ponderada das notas de cada parte da materia:

$$NF = 0,25 * ET + 0,25 * PL + 0,40 * TA + 0,10 * PO$$

En caso de non superar algunha do tres probas (nota dalgunha proba < 5), a cualificación final (NF) será: $NF = \text{mínimo} [4,5; (NF = 0,25 * ET + 0,25 * PL + 0,40 * TA + 0,10 * PO)]$

Sendo:

ET = Nota conxunta dos exercicios e problemas teóricos.

PL = Nota conxunta das prácticas de laboratorio.

TA = Traballo Autónomo práctico.

PO = Presentación Oral.

CRITERIOS DE AVALIACIÓN.

1) Realización de prácticas de laboratorio guiadas.

Avaliarase o correcto funcionamento dos circuitos e programas realizados nas sesións de prácticas, de acordo coa puntuación asignada nos enunciados de prácticas. Cada tema de prácticas puntuarase sobre 10. Logo ponderarase a súa influencia na nota total da materia en función do número de horas asignado a cada tema.

É dicir, a nota das prácticas correspondentes aos temas 1 a 5 de laboratorio, obtense da forma seguinte:

$$PL = (\text{Nota Tema 1L} + \text{Nota Tema 2L} + \text{Nota Tema 3L} + \text{Nota Tema 4L} + \text{Nota Tema 5L}) / 5$$

A nota total das horas de prácticas guiadas (PL) corresponde a un 25% da nota total da materia. Será necesario entregar os ficheiros que se indican nos enunciados de prácticas.

Os criterios de valoración refírense unicamente á funcionalidade dos circuitos e programas realizados, é dicir, os circuitos e programas deben funcionar perfectamente en todos os seus aspectos, para obter a máxima nota, xa sexa a simulación do software, a simulación funcional e temporal dos diferentes circuitos hardware e do sistema completo, ou a proba na placa de desenvolvemento.

2) Exercicios e problemas teóricos.

Avaliarase cada un dos exercicios e problemas expostos nas sesións de teoría. Cada exercicio puntuarase sobre 10. Logo ponderarase a súa influencia na nota total da materia en función do número de exercicios asignado.

A maioría dos exercicios consistirán no deseño dun periférico para un sistema encaixado e a formulación do deseño dun sistema encaixado completo cos seus periféricos.

Os criterios de valoración son os seguintes:

2.1) Repartición adecuada de tarefas entre "hardware" e "software".

2.2) Organización adecuada do "hardware" e estrutura adecuada do programa en C.

2.3) Corrección do deseño (CORR).

Optimización da descrición en VHDL e dos programas en C. Aplicación das técnicas de deseño síncrono. Deseño reutilizable.

2.4) Funcionalidade (FUNC).

Se o pide o exercicio, a simulación funcional e temporal dos circuitos VHDL, así como a simulación dos programas en C deben funcionar perfectamente.

2.5) Documentación (DOC).

i. Ficheiros fonte de deseño.

ii. Comentarios suficientes nos ficheiros VHDL e ficheiros C para a súa comprensión.

Será necesario entregar os ficheiros que se indican nos enunciados de cada exercicio teórico.

A nota total será a suma das notas de cada un dos exercicios dividida polo número de exercicios:

$$ET = (\text{Exercicio 1} + \dots + \text{Exercicio N}) / N$$

3) Traballo práctico autónomo.

Traballos de deseño dun sistema encaixado. Os criterios de valoración son os seguintes:

3.1) Repartición adecuada de tarefas entre "hardware" e "software".

3.2) Organización adecuada do "hardware" e estrutura adecuada do programa en C.

3.3) Corrección do deseño. Optimización da descrición en VHDL e da utilización de circuitos. Aplicación das técnicas de deseño síncrono. Deseño reutilizable.

3.4) Análise da implementación con FPGAs. Analizar os recursos lóxicos da FPGA utilizados e razoar a súa necesidade. Analizar de forma razoada os retardos internos do sistema implementado. Verificación con "Chipscope".

3.5) Funcionalidade. Simulación do "software". Depuración do "software". Simulación funcional e temporal dos diferentes circuitos "hardware". Simulación do sistema encaixado completo ("hardware" + "software"). Depuración do sistema encaixado completo ("hardware" + "software"). Proba na placa de desenvolvemento do sistema encaixado completo ("hardware" + "software"). Todos os apartados deben funcionar perfectamente para obter a máxima nota.

3.6) Documentación do deseño e a implementación con FPGAs.

3.6.1) Memoria.

i. Estrutura clara e ordenada.

ii. Explicacións claras e suficientes para a comprensión do traballo realizado.

iii. Inclusión de figuras adecuadas.

iv. Inclusión de datos relevantes.

3.6.2) Ficheiros fonte de deseño.

i. Comentarios suficientes nos ficheiros VHDL para a súa comprensión.

ii. Comentarios suficientes nos ficheiros C para a súa comprensión.

Para o traballo práctico autónomo (TA), será necesario realizar unha presentación oral.

3.7) Presentación do traballo práctico.

Exposición oral do traballo realizado. Os criterios de valoración son os seguintes:

i. Estrutura clara e ordenada.

ii. Explicacións claras.

iii. Explicaciones suficientes para la comprensión del trabajo realizado.

iv. Inclusión de figuras adecuadas.

v. Inclusión de datos relevantes.

Bibliografía. Fuentes de información

ÁLVAREZ RUIZ DE OJEDA, L.J., POZA GONZÁLEZ, F., **Diseño de aplicaciones empujadas de 32 bits en FPGAs con Xilinx EDK 10.1 para Microblaze y Power-PC**, Vision Libros,

ÁLVAREZ RUIZ DE OJEDA, L.J., **Diseño Digital con FPGAs**, Vision Libros,

Recomendaciones

Materias que se recomienda cursar simultáneamente

Sistemas Electrónicos Digitales Avanzados/V05M145V01203
