



DATOS IDENTIFICATIVOS

Sistemas Electrónicos Digitales Avanzados

Asignatura	Sistemas Electrónicos Digitales Avanzados			
Código	V05M145V01203			
Titulación	Máster Universitario en Ingeniería de Telecomunicación			
Descriptores	Creditos ECTS 5	Seleccione OB	Curso 1	Cuatrimestre 2c
Lengua Impartición	Castellano			
Departamento	Tecnología electrónica			
Coordinador/a	Moure Rodríguez, María José			
Profesorado	Moure Rodríguez, María José Valdés Peña, María Dolores			
Correo-e	mjmoire@uvigo.es			
Web	http://fatic.uvigo.es			
Descripción general	Esta asignatura tiene como objetivo que el alumno sea capaz a diseñar sistemas digitales complejos o de alta frecuencia de funcionamiento. Para ello se estudian, en primer lugar, las características eléctricas de consumo, velocidad y cargabilidad de los circuitos integrados digitales y las tecnologías de memorias semiconductoras. Posteriormente, se estudian los sistemas de acoplamiento con periféricos externos y se profundiza en los métodos de diseño de sistemas secuenciales síncronos. Finalmente, la asignatura se centra en el diseño de sistemas de comunicaciones digitales implementados en circuitos programables de alta densidad de integración. Además, a lo largo de toda la materia, se hace énfasis en la descripción VHDL de sistemas digitales de alta complejidad.			

Competencias

Código	
A4	CB4 Que los estudiantes sepan comunicar sus conclusiones, y los conocimientos y razones últimas que las sustentan, a públicos especializados y no especializados de un modo claro y sin ambigüedades.
A5	CB5 Que los estudiantes posean las habilidades de aprendizaje que les permitan continuar estudiando de un modo que habrá de ser en gran medida autodirigido o autónomo.
B4	CG4 Capacidad para el modelado matemático, cálculo y simulación en centros tecnológicos y de ingeniería de empresa, particularmente en tareas de investigación, desarrollo e innovación en todos los ámbitos relacionados con la Ingeniería de Telecomunicación y campos multidisciplinares afines.
B8	CG8 Capacidad para la aplicación de los conocimientos adquiridos y resolver problemas en entornos nuevos o poco conocidos dentro de contextos más amplios y multidisciplinarios, siendo capaces de integrar conocimientos.
C10	CE10 Capacidad para diseñar y fabricar circuitos integrados.
C11	CE11 Conocimiento de los lenguajes de descripción hardware para circuitos de alta complejidad.
C12	CE12 Capacidad para utilizar dispositivos lógicos programables, así como para diseñar sistemas electrónicos avanzados, tanto analógicos como digitales. Capacidad para diseñar componentes de comunicaciones como por ejemplo encaminadores, conmutadores, concentradores, emisores y receptores en diferentes bandas.
C14	CE14 Capacidad para desarrollar instrumentación electrónica, así como transductores, actuadores y sensores.

Resultados de aprendizaje

Resultados previstos en la materia	Resultados de Formación y Aprendizaje
Conocer las diferentes tecnologías de fabricación de circuitos integrados.	C10
Saber analizar y diseñar circuitos electrónicos digitales avanzados.	B4 C12
Conocer las diferentes tecnologías de entrada/salida de los circuitos digitales.	C14

Saber diseñar circuitos de interfaz de entrada/salida.	C10 C12 C14
Conocer las metodologías de diseño de circuitos digitales complejos.	A5 B8 C12
Saber diseñar componentes de comunicaciones basados en dispositivos lógicos programables.	A4 B8 C11 C12
Saber diseñar mediante lenguajes de descripción hardware sistemas electrónicos digitales complejos.	C11

Contenidos

Tema	
Introducción a los circuitos integrados digitales	<p>Tecnología CMOS: tecnologías NMOS and PMOS, puertas CMOS, fabricación CMOS.</p> <p>Metodologías de diseño HW : a medida, semimedida, basada en celdas, basada en matrices, dispositivos lógicos programables (FPGAs).</p> <p>Metodologías de diseño SW: niveles de abstracción, métodos de diseño, flujo de diseño, IPs.</p>
VHDL avanzado	<p>Descripción VHDL de sistemas digitales complejos: variables, arrays, records, generics, generate, funcion, procedure.</p> <p>Codificación VHDL de Máquinas de Estado Finitas.</p> <p>Síntesis avanzada: inferencia, primitivas, IPs.</p>
Circuitos integrados CMOS	<p>Métricas de diseño: voltajes, ruido, fan-in, fan-out, retardo, potencia.</p> <p>Características del consumo de potencia en FPGAs.</p> <p>Entrada/salida: niveles estandar, encapsulado.</p> <p>Características temporales: set-up, hold, metaestabilidad, skew, jitter, distribución de reloj.</p>
Diseño secuencial	<p>Sincronizadores: entradas asíncronas, PLLs, DLLs.</p> <p>Recursos de reloj en FPGAs.</p> <p>Métodos de diseño secuencial: Diseño de máquinas de estado finitas Moore y Mealy.</p>
Memorias semiconductoras	<p>Arquitectura de las memorias semiconductoras: RAM, CAM, ROM, EEPROM, FLASH.</p> <p>Interfaz con memorias: interfaz con RAM, DRAM, EEPROM, FLASH.</p> <p>Memoria en FPGAs: distribuida, bloques, memoria externa, IPs de memoria.</p>
Muestreo y reconstrucción de señales	<p>Conversión analógico-digital (ADC). Frecuencia de muestreo. Aliasing. Error de cuantificación. Generación de señales de reloj mediante FPGAs. Error de jitter.</p> <p>Conversión digital-analógica (DAC). Filtros de reconstrucción y anti-alias.</p>
Aritmética en FPGAs	<p>Representaciones numéricas. Overflow. Técnicas para mitigar los problemas de overflow. Precisión vs. coste hardware. Operaciones aritméticas. Implementaciones hardware de bajo coste.</p> <p>Consideraciones aritméticas de diseño para la codificación HDL.</p>
Síntesis de frecuencia para aplicaciones de comunicaciones	<p>Síntesis de frecuencia mediante osciladores controlados numéricamente (NCOs). Arquitectura de un NCO. Parámetros de diseño. Caracterización del rango dinámico libre de espurios (SFDR). Técnicas de diseño.</p> <p>Implementación de NCOs mediante FPGAs.</p>

Técnicas de "retiming" y "pipeline"	Gráficos de flujo de señal (SFGs). Análisis del camino crítico de sistema digitales. Análisis de la latencia de entrada-salida. Técnicas de retiming para reducir los retardos de propagación en sistemas digitales: [pipelining] y [time scaling]. Aplicación de las técnicas de retiming al diseño de filtros digitales. Coste hardware. Aplicación de los conceptos a la implementación de filtros digitales mediante FPGAs.
Implementaciones serie vs. paralelo	Técnicas de diseño: totalmente serie, totalmente paralelo, serie-paralelo. Coste hardware y comportamiento temporal. Aplicación de los conceptos a la implementación de filtros digitales mediante FPGAs.
Prácticas de laboratorio	Herramientas avanzadas para el diseño y verificación de circuitos digitales complejos. Diseño e implementación de interfaces con ADC/DAC, interfaces con sensores, módulos de procesamiento de señales, bloques de comunicaciones e interfaces con memorias.

Planificación

	Horas en clase	Horas fuera de clase	Horas totales
Sesión magistral	18	20	38
Prácticas de laboratorio	14	10	24
Proyectos	5	30	35
Pruebas de respuesta corta	2	20	22
Pruebas prácticas, de ejecución de tareas reales y/o simuladas.	0	5	5
Trabajos y proyectos	1	0	1

*Los datos que aparecen en la tabla de planificación son de carácter orientativo, considerando la heterogeneidad de alumnado

Metodologías

	Descripción
Sesión magistral	El profesor expone los contenidos teóricos de la materia favoreciendo la discusión crítica y la participación del estudiante. Como tarea previa, la documentación de cada sesión estará disponible vía FaiTIC y se espera que el estudiante asista a clase habiéndola leído previamente. En las sesiones magistrales se trabajan las competencias CB5, CE10, CE11, CE12 y CE14.
Prácticas de laboratorio	En las sesiones de laboratorio el estudiante aplica los métodos de diseño descritos en las sesiones magistrales. Todas las sesiones son guiadas y supervisadas por el profesor. Las sesiones presenciales se realizan en un laboratorio con equipamiento especializado. En las sesiones de laboratorio se trabajan las competencias CG4, CE10, CE11, CE12 y CE14.
Proyectos	Esta actividad se centra en aplicar las técnicas descritas en las sesiones de teoría y habilidades desarrolladas en el laboratorio a la realización de un proyecto. Las sesiones presenciales se realizan en un laboratorio con equipamiento especializado. Los estudiantes deben llegar a soluciones bien fundamentadas, escogiendo los métodos de diseño más adecuados. Estos proyectos se planifican y tutorizan en grupos de tamaño reducido. Mediante los proyectos se trabajan las competencias CB4, CB5, CG4, CG8, CE10, CE11, CE12 y CE14.

Atención personalizada

Metodologías	Descripción
Sesión magistral	Los estudiantes tienen la oportunidad de resolver sus dudas en sesiones de atención personalizada. La cita con el profesor correspondiente debe ser solicitada y confirmada por correo electrónico, preferiblemente en el horario publicado en la web del centro.
Prácticas de laboratorio	Los estudiantes tienen la oportunidad de resolver sus dudas en sesiones de atención personalizada. La cita con el profesor correspondiente debe ser solicitada y confirmada por correo electrónico, preferiblemente en el horario publicado en la web del centro.
Pruebas	Descripción
Trabajos y proyectos	Se planificarán reuniones con cada grupo de alumnos para el seguimiento de los proyectos.

Evaluación					
	Descripción	Calificación	Resultados de Formación y Aprendizaje		
Pruebas de respuesta corta	Se realizará una prueba objetiva al finalizar el cuatrimestre. Esta prueba evalúa todos los contenidos impartidos en las clases teóricas.	30			C10 C11 C12 C14
Pruebas prácticas, de ejecución de tareas reales y/o simuladas.	Estas pruebas se realizan durante las sesiones de prácticas de laboratorio. La asistencia a las prácticas de laboratorio es obligatoria y el alumno, al menos, debe completar 4 de las 5 sesiones. La realización práctica de los circuitos indicados en el guion y los informes entregados después de cada sesión representan el 20% de la calificación final.	20		B4 B8	C10 C11 C12 C14
Trabajos y proyectos	En las primeras semanas del cuatrimestre se asignará a cada alumno un trabajo para realizar de forma individual. Este trabajo estará relacionado con alguno de los contenidos de la materia y representa el 20% de la calificación final. Además los estudiantes deben presentar al finalizar el cuatrimestre un proyecto tutorizado que representa el 30% de la nota final. La supervisión del progreso de esta tarea se realizará de forma continua pero el desarrollo final debe ser defendido por los autores de forma oral.	50	A4 A5	B4 B8	C10 C11 C12 C14

Otros comentarios sobre la Evaluación

1. Evaluación continua

La materia puede ser superada con la nota máxima a partir de la evaluación continua, sin necesidad de presentarse al examen final. Los estudiantes que asistan a más de 2 sesiones de laboratorio se considera que optan por la evaluación continua.

El peso y el contenido de cada una de las partes de la evaluación continua son las siguientes:

1.1 Prueba objetiva (NExam):

- Esta prueba cubre todos los contenidos impartidos en las sesiones de teoría y consta de ejercicios cortos o de desarrollo.
- La fecha de esta prueba coincide con la fecha del examen final.
- El estudiante supera esta parte si obtiene una nota NExam mayor o igual a 5 sobre 10.

1.2 Prácticas de laboratorio (NPrac):

- El estudiante debe completar 4 de las 5 sesiones de prácticas para superar esta parte.
- El estudiante debe implementar de forma correcta los circuitos descritos en los guiones de las prácticas y entregar un informe de resultados correspondiente a cada práctica. La calificación de cada práctica depende de estos resultados.
- Puede ser realizado de forma individual o por grupos de 2 estudiantes. En este último caso, y si ambos asisten a la práctica, la calificación es la misma para los 2 estudiantes.

1.3 Trabajo (NTask):

- Se asigna de forma individual a cada estudiante.
- El alumno presenta el trabajo de forma escrita.

1.4 Proyecto (NPro):

- Debe ser presentado de forma oral por cada uno de los autores.
- Debe ser realizado por grupos colaborativos de 2 o más estudiantes. El 60% de la nota final del proyecto (NPro) se obtiene a partir de la tarea individual asignada a cada estudiante, el 20% de las tareas del grupo, el 10% de la presentación oral de cada estudiante y el 10% del informe del proyecto.
- En caso de detección de plagio o abandono de algún miembro de un equipo de trabajo, su calificación será "suspenso (0)" y no computará en la calificación del resto del grupo.
- El estudiante supera esta parte si obtiene una nota NPro mayor o igual a 5 sobre 10.

1.4 Calificación final (Final_ca):

La calificación final de la evaluación continua se obtiene de la siguiente forma:

Final_ca: = (NExam*0.3 + NPrac*0.2 + NTask*0.2 + NPro*0.3) si NExam y NPro son mayores o iguales a 5;

Final_ca = min [(NExam*0.3 + NPrac*0.2 + NTask*0.2 + NPro*0.3), 4] en otro caso;

El estudiante que no supera una o más de las partes de la evaluación continua tiene otra oportunidad para recuperar las siguientes partes en el examen final:

- Puede mejorar su trabajo y esta nota reemplaza a la anterior (Ntask).
- Puede completar y defender de nuevo su proyecto y esta nota reemplaza a la anterior (NPro).

2. Examen y evaluación final

Se realizará el examen final al finalizar el cuatrimestre y en la convocatoria de Julio.

- En el examen final se evalúan todos los contenidos. Consiste en varios problemas cortos o de desarrollo y dura 2 horas. Para superar el examen final es necesario obtener un 5 sobre 10 y representa el 50% de la nota final (NExam).
- Los alumnos deben presentar los resultados de las mismas prácticas de laboratorio realizadas en la evaluación continua. El peso de estas prácticas representa el 20% de la nota final (Nprac).
- Para superar la materia los alumnos deben presentar un proyecto individual con los mismos objetivos y complejidad que el proyecto realizado en la evaluación continua. Este proyecto representa el 30% de la nota final (NPro) y es necesario obtener una nota mayor que 5 sobre 10 para superar la asignatura.

La nota final (Final_ex) se obtiene de la siguiente manera:

Final_ex: = (NExam*0.5 + NPrac*0.2 + NPro*0.3) si NExam y NPro son mayores o iguales a 5;

Final_ex = min [(NExam*0.5 + NPrac*0.2 + NPro*0.3), 4] en otro caso;

3. Otros comentarios

- El estudiante podrá redactar sus informes, trabajos, exámenes o presentaciones en castellano, gallego o inglés.
- Las notas obtenidas en la evaluación continua o en los exámenes finales solo son válidas para el curso académico actual.
- No se permite el uso de libros, notas o dispositivos electrónicos como teléfonos u ordenadores en ningún examen. Los teléfonos móviles deben apagarse y estar fuera del alcance del alumno.
- En caso de detección de plagio en alguno de los trabajos/pruebas realizadas la calificación final de la asignatura será de suspenso (0) y los profesores comunicarán a la dirección de la escuela el asunto para que tome las medidas que considere oportunas.

Fuentes de información

Bibliografía Básica

Bibliografía Complementaria

Weste N., Harris D., **CMOS VLSI Design. A circuits and systems perspective**, 4, 2011

Roth C.H., John L.K., **Digital systems design using VHDL**, 3, 2008

Sharma A.K., **Semiconductor memories : technology, testing, and reliability**, 1997

Kurinec S.K., Iniewski K., **Nanoscale Semiconductor Memories: Technology and Applications (Devices, Circuits, and Systems)**, 2013

Kleitz W., **Digital Electronics: A Practical Approach with VHDL**, 9, 2011

Comer D.J., **Digital logic and state machine design**, 3, 1995

Wakerly J.F., **Digital Design. Principles and Practices**, 4, 2007

Moure M.J., Valdés M.D., **Apuntes y prácticas de SEDA**, 2017

Recomendaciones