



## DATOS IDENTIFICATIVOS

### Circuitos electrónicos programables

Asignatura	Circuitos electrónicos programables			
Código	V05G300V01502			
Titulación	Grado en Ingeniería de Tecnologías de Telecomunicación			
Descriptores	Creditos ECTS	Seleccione	Curso	Cuatrimestre
	6	OB	3	1c
Lengua	Castellano			
Impartición	Gallego			
Departamento	Tecnología electrónica			
Coordinador/a	Álvarez Ruiz de Ojeda, Luís Jacobo			
Profesorado	Álvarez Ruiz de Ojeda, Luís Jacobo Moure Rodríguez, María José Poza González, Francisco			
Correo-e	jalvarez@uvigo.es			
Web	<a href="http://www.faitic.uvigo.es/">http://www.faitic.uvigo.es/</a>			
Descripción general	El objetivo que se persigue con esta asignatura es que el alumno conozca los aspectos generales de la arquitectura de microprocesadores, microcontroladores y dispositivos configurables, los métodos y las herramientas de diseño que se utilizan, y que adquiera las habilidades necesarias para diseñar sistemas basados en estos dispositivos.			

## Competencias

Código	
B3	CG3 Conocimiento de materias básicas y tecnologías que capaciten al alumnado para el aprendizaje de nuevos métodos y tecnologías, así como que le dote de una gran versatilidad para adaptarse a nuevas situaciones.
B4	CG4 Capacidad para resolver problemas con iniciativa, para la toma de decisiones, la creatividad, y para comunicar y transmitir conocimientos, habilidades y destrezas, comprendiendo la responsabilidad ética y profesional de la actividad del Ingeniero Técnico de Telecomunicación.
B13	CG13 Capacidad para manejar herramientas software que apoyen la resolución de problemas en ingeniería.
C7	CE7/T2 Capacidad para utilizar aplicaciones de comunicación e informáticas (ofimáticas, bases de datos, cálculo avanzado, gestión de proyectos, visualización, etc.) para apoyar el desarrollo y explotación de redes, servicios y aplicaciones de telecomunicación y electrónica.
C8	CE8/T3 Capacidad para utilizar herramientas informáticas de búsqueda de recursos bibliográficos o de información relacionada con las telecomunicaciones y la electrónica.
C14	CE14/T9 Capacidad de análisis y diseño de circuitos combinatoriales y secuenciales, síncronos y asíncronos, y de utilización de microprocesadores y circuitos integrados.
C15	CE15/T10 Conocimiento y aplicación de los fundamentos de lenguajes de descripción de dispositivos de hardware.
D2	CT2 Concebir la Ingeniería en un marco de desarrollo sostenible.
D3	CT3 Tomar conciencia de la necesidad de una formación y mejora continua de calidad, mostrando una actitud flexible, abierta y ética ante opiniones o situaciones diversas, en particular en materia de no discriminación por sexo, raza o religión, respeto a los derechos fundamentales, accesibilidad, etc.

## Resultados de aprendizaje

Resultados previstos en la materia	Resultados de Formación y Aprendizaje	
Comprender los aspectos básicos de la arquitectura de los microprocesadores, microcontroladores y de los dispositivos configurables (FPGAs).	B3	C14 C15
Conocer los métodos y técnicas de diseño de sistemas integrados hardware/software (System on Chip □ SoC).	B3	C14 C15
Conocer las herramientas hardware y software disponibles para el diseño de sistemas basados en dispositivos programables.	B13	C14 C15

Adquirir habilidades en el manejo de las herramientas de diseño.			C14 C15
Capacidad para diseñar sistemas integrados sencillos (System on Chip □ SoC) aplicados al campo de las telecomunicaciones.	B3 B4 B13	C7 C8 C14 C15	D2 D3

## Contenidos

Tema	
TEMA 1 TEORÍA (1 h.). INTRODUCCIÓN A LAS FPGAs.	<ul style="list-style-type: none"> <li>1.1.- Introducción.</li> <li>1.2.- Definición y clasificación de las FPGAs.</li> <li>1.3.- Arquitecturas de las FPGAs. <ul style="list-style-type: none"> <li>1.3.1.- Recursos lógicos. <ul style="list-style-type: none"> <li>1.3.1.1.- Bloques Lógicos Configurables.</li> <li>1.3.1.2.- Bloques lógicos internos.</li> <li>1.3.1.3.- Bloques de Entrada / Salida.</li> <li>1.3.1.4.- Circuitos dedicados. Memorias de acceso aleatorio síncronas. Circuitos PLL digitales. Circuitos aritméticos. Circuitos multiplicadores. Bloques DSP. Transceptores serie.</li> </ul> </li> <li>1.3.2.- Recursos de interconexión. <ul style="list-style-type: none"> <li>1.3.2.1.- Líneas de interconexión.</li> <li>1.3.2.2.- Conexiones configurables.</li> </ul> </li> <li>1.3.3.- Ejemplos de FPGAs comerciales.</li> </ul> </li> <li>1.4.- Tecnologías de las FPGAs. <ul style="list-style-type: none"> <li>1.4.1.- Tecnologías de fabricación de las FPGAs (LVTTTL, LVCMOS, etc.).</li> <li>1.4.2.- Tecnologías de configuración de las FPGAs. <ul style="list-style-type: none"> <li>1.4.2.1.- Tecnología de memoria activa estática (SRAM).</li> <li>1.4.2.2.- Tecnologías de antifusibles.</li> <li>1.4.2.3.- Tecnologías de memoria pasiva (EEPROM).</li> </ul> </li> <li>1.4.3.- Métodos de configuración de las FPGAs. Fuera del sistema. En el sistema.</li> </ul> </li> <li>1.5.- Características generales de las FPGAs.</li> <li>1.6.- Ventajas de las FPGAs.</li> <li>1.7.- Fases del diseño de sistemas digitales mediante FPGAs. <ul style="list-style-type: none"> <li>1.7.1.- Implementación del diseño con FPGAs.</li> </ul> </li> <li>1.8.- Herramientas de CAD para el diseño de sistemas con FPGAs.</li> <li>1.9.- Aplicaciones de las FPGAs.</li> <li>1.10.- Análisis comparativo de las FPGAs frente a otro tipo de circuitos.</li> </ul>
TEMA 2 TEORÍA (1 h.). ARQUITECTURA DE LAS FPGAs DE LA FAMILIA SPARTAN 3E DE XILINX.	<ul style="list-style-type: none"> <li>2.1.- Introducción.</li> <li>2.2.- Arquitectura de la familia Virtex 2 de Xilinx. <ul style="list-style-type: none"> <li>2.2.1.- Recursos lógicos. CLB. □Slices□. Registros de desplazamiento basados en RAM.</li> <li>2.2.2.- Memorias internas. Memoria distribuida. Memoria dedicada.</li> <li>2.2.3.- Circuitos de reloj.</li> <li>2.2.4.- Multiplicadores □hardware□.</li> <li>2.2.5.- Tecnologías de E/S.</li> </ul> </li> <li>2.3.- Spartan 3 frente a Virtex 2.</li> <li>2.4.- Spartan 3E frente a Spartan 3.</li> <li>2.5.- Normas de síntesis.</li> </ul>
TEMA 3 TEORÍA (2 h.). INTRODUCCIÓN A LOS MICROCONTROLADORES.	<ul style="list-style-type: none"> <li>3.1.- Introducción. Concepto de microcontrolador.</li> <li>3.2.- Arquitectura interna. Harvard. Von Neumann. <ul style="list-style-type: none"> <li>3.2.1.- Unidad de control (fases ejecución).</li> <li>3.2.2.- ALU.</li> <li>3.2.3.- Juego de instrucciones. RISC. CISC.</li> </ul> </li> <li>3.3.- Arquitectura externa. <ul style="list-style-type: none"> <li>3.3.1.- Acceso a memoria. Memoria de programa. Memoria de datos</li> <li>3.3.2.- Acceso a periféricos. Puertos de E/S.</li> <li>3.3.3.- Control de interrupciones.</li> </ul> </li> <li>3.4.- Periféricos integrados. <ul style="list-style-type: none"> <li>3.4.1.- Temporizadores.</li> <li>3.4.2.- Comunicación serie. UART RS232. SPI. I2C.</li> <li>3.4.3.- Convertidores A/D y D/A.</li> </ul> </li> <li>3.5.- Ejemplos de microcontroladores comerciales.</li> <li>3.6.- Aplicaciones de los microcontroladores.</li> <li>3.7.- Herramientas de programación y verificación.</li> </ul>

TEMA 4 TEORÍA (2 h.). MICROPROCESADOR PICOBLAZE" DE XILINX (I).	4.1.- Introducción. 4.2.- Versiones del microprocesador Picoblaze de Xilinx. 4.3.- Arquitectura interna del microprocesador Picoblaze. 4.4.- Juego de instrucciones del microprocesador Picoblaze.
TEMA 5 TEORÍA (1 h.). DESARROLLO DE SOFTWARE PARA EL MICROPROCESADOR PICOBLAZE" DE XILINX.	5.1.- Introducción. 5.2.- Sintaxis de un programa en ensamblador para el microprocesador Picoblaze. 5.3.- Directivas de un programa ensamblador en el entorno pBlazeIDE.
TEMA 6 TEORÍA (3 h.). MICROPROCESADOR PICOBLAZE" DE XILINX (II).	6.1.- Introducción. 6.2.- Arquitectura externa. 6.2.1.- Instrucciones de E/S. 6.2.2.- Conexión de periféricos de entrada. 6.2.3.- Conexión de periféricos de salida. 6.2.4.- Puesta en estado inicial. 6.2.5.- Interrupciones externas. 6.3.- Diseño de periféricos para el microprocesador Picoblaze.
TEMA 7 TEORÍA (1 h.). INTRODUCCIÓN A LOS SISTEMAS EN UN CIRCUITO (S.O.C.).	7.1.- Introducción a los métodos de diseño digital. 7.1.1.- Método [software]. 7.1.2.- Método [hardware]. 7.2.- Sistemas en un circuito (SOC). 7.3.- Sistemas en un Circuito Programable (PSOC). Microprocesadores empotrados en FPGAs. 7.3.1.- Microprocesadores [hardware]. 7.3.2.- Microprocesadores [software]. 7.4.- Aplicaciones de los microprocesadores en sistemas empotrados.
TEMA 8 TEORÍA (4 h.). CODISEÑO [HARDWARE / SOFTWARE].	8.1.- Introducción. 8.2.- Diseño [software]. 8.3.- Diseño [hardware]. 8.4.- Etapas del codiseño [hardware / software]. 8.5.- Particionado [hardware / software]. 8.6.- Ejemplos de codiseño [hardware / software]. 8.7.- Diseño de periféricos. Reparto de funciones entre [hardware] y [software].
TEMA 9 TEORÍA (6 h.). DISEÑO DE SISTEMAS COMPLEJOS.	9.1.- Introducción. 9.2.- Análisis previo de la solución más adecuada. 9.3.- Métodos de diseño de periféricos de aplicación específica. 9.3.1.- Ejemplos prácticos.
TEMA 10 TEORÍA (2 h.). INTRODUCCIÓN A LOS MÉTODOS DE DISEÑO CORRECTOS.	10.1.- Introducción. 10.2.- Diseño de sistemas digitales mediante FPGAs. 10.2.1.- Diseño jerárquico. 10.2.2.- Diseño trasladable a otras tecnologías. 10.2.3.- Diseño temporal.
TEMA 11 TEORÍA (3 h.). DISEÑO DE SISTEMAS DIGITALES SÍNCRONOS.	11.1.- Introducción. 11.2.- Diseño síncrono. 11.3.- Normas de diseño de sistemas secuenciales síncronos mediante FPGAs. 11.4.- Sincronización de variables de entrada.
TEMA 1 LABORATORIO (2 h.). ETAPAS DEL DISEÑO DE SISTEMAS DIGITALES CON FPGAs.	1.1.- Introducción. Diagrama de flujo general de la herramienta ISE de Xilinx. 1.2.- Descripción mediante VHDL. 1.3.- Simulación funcional. 1.4.- Síntesis del circuito. 1.5.- Implementación del circuito. 1.6.- Opciones de implementación para las FPGAs de la familia Spartan 3E de Xilinx. 1.7.- Utilización del editor de FPGAs ([FPGA Editor]). 1.8.- Simulación temporal. 1.9.- Análisis de retardos mediante el fichero de informe de retardos. 1.10.- Tecnología y métodos de configuración de las FPGAs de Xilinx. 1.11.- Placas de desarrollo basadas en FPGAs de Xilinx. 1.12.- Obtención del fichero .BIT de configuración. 1.13.- Programación de la FPGA. [iMPACT]. 1.14.- Comprobación del sistema digital implementado. Solución de problemas. 1.15.- Realización de ejemplos.

TEMA 2 LABORATORIO (2 h.). REALIZACIÓN DE CIRCUITOS PERIFÉRICOS PARA EL MICROPROCESADOR PICOBLAZE.	2.1.- Introducción. 2.2.- Normas básicas de diseño síncrono con VHDL. 2.3.- Realización en VHDL de un registro básico. 2.4.- Realización en VHDL de una memoria de datos. 2.5.- Realización en VHDL de un temporizador.
TEMA 3 LABORATORIO (2 h.). REALIZACIÓN DE CIRCUITOS DE ACOPLAMIENTO DE PERIFÉRICOS PARA EL MICROPROCESADOR PICOBLAZE.	3.1.- Introducción. 3.2.- Realización en VHDL de un circuito de gestión de periféricos de entrada. 3.3.- Realización en VHDL de un circuito de gestión de periféricos de salida. 3.4.- Realización en VHDL de un circuito de memorización de interrupciones.
TEMA 4 LABORATORIO (2 h.). HERRAMIENTAS [SOFTWARE] DEL MICROPROCESADOR PICOBLAZE DE XILINX.	4.1.- Introducción. 4.2.- Programa ensamblador y simulador de Mediatronix. Picoblaze IDE. 4.3.- Realización de ejemplos básicos.
TEMA 5 LABORATORIO (6 h.). DISEÑO DE SISTEMAS DIGITALES BASADOS EN EL MICROPROCESADOR PICOBLAZE.	5.1.- Introducción. 5.2.- Archivos fuente suministrados con el microprocesador Picoblaze. 5.3.- Etapas del diseño de aplicaciones basadas en el microprocesador Picoblaze para FPGAs. 5.3.1.- Elección del microcontrolador Picoblaze adecuado. 5.3.2.- Diseño del programa del microprocesador Picoblaze. 5.3.3.- Simulación del programa del microprocesador Picoblaze. 5.3.4.- Generación de los archivos VHDL necesarios para la implementación del microprocesador Picoblaze con FPGAs de la familia Spartan 3E de Xilinx. 5.3.5.- Diseño de circuitos periféricos del microcontrolador Picoblaze y circuitos adicionales. 5.3.6.- Simulación de los circuitos periféricos y adicionales. 5.3.7.- Implementación del sistema digital completo. 5.3.8.- Prueba del sistema digital completo. 5.4.- Realización de un ejemplo básico con uso de interrupciones, mediante el microprocesador Picoblaze.
TEMA 6 LABORATORIO (6 h.). TRABAJOS DE DISEÑO DE PERIFÉRICOS PARA EL MICROPROCESADOR PICOBLAZE.	6.1.- Diseño e implementación de un periférico de complejidad media para el microprocesador Picoblaze 3, según el enunciado suministrado por el profesor en FaiTIC.
TEMA 7 LABORATORIO (6 h.). TRABAJOS DE DISEÑO DE SISTEMAS EMPOTRADOS BASADOS EN EL MICROPROCESADOR PICOBLAZE.	7.1.- Diseño e implementación de un ejemplo de aplicación de complejidad media basada en el microprocesador Picoblaze 3, según el enunciado suministrado por el profesor en FaiTIC.

### Planificación

	Horas en clase	Horas fuera de clase	Horas totales
Actividades introductorias	2	2	4
Sesión magistral	12	16	28
Resolución de problemas y/o ejercicios	12	19	31
Prácticas de laboratorio	14	20	34
Trabajos tutelados	6	12	18
Trabajos tutelados	6	12	18
Pruebas de respuesta larga, de desarrollo	2	5	7
Pruebas de respuesta larga, de desarrollo	2	8	10

\*Los datos que aparecen en la tabla de planificación son de carácter orientativo, considerando la heterogeneidad de alumnado

### Metodologías

	Descripción
Actividades introductorias	Introducción a los diferentes temas clave de la asignatura tanto en su componente teórica como práctica.
Sesión magistral	Con esta metodología se desarrolla la competencia CG3. Presentación por parte del profesor del temario de la asignatura.
Resolución de problemas y/o ejercicios	Con esta metodología se desarrolla la competencia CG3. Estas sesiones incluirán la realización de ejercicios y trabajos por parte del profesor y de los alumnos.
	Con esta metodología se desarrollan las competencias CG3, CG4, CE8/T3, CE14/T9 y CE15/T10.

Prácticas de laboratorio	<p>En estas prácticas se planteará el desarrollo de prácticas guiadas y la realización de circuitos y programas.</p> <p>Con esta metodología se desarrollan las competencias CG3, CG4, CG13, CE7/TE2, CE8/T3, CE14/T9, CE15/T10, CT2 y CT3.</p>
Trabajos tutelados	<p>Se propone a los alumnos la realización de un trabajo de diseño de circuitos y programas que se corresponde con el tema 6 del laboratorio.</p> <p>Con esta metodología se desarrollan las competencias CG3, CG4, CG13, CE7/TE2, CE8/T3, CE14/T9, CE15/T10, CT2 y CT3.</p>
Trabajos tutelados	<p>Se propone a los alumnos la realización de un trabajo de diseño de circuitos y programas que se corresponde con el tema 7 del laboratorio.</p> <p>Con esta metodología se desarrollan las competencias CG3, CG4, CG13, CE7/TE2, CE8/T3, CE14/T9, CE15/T10, CT2 y CT3.</p>

### Atención personalizada

Metodologías	Descripción
Prácticas de laboratorio	En las clases presenciales se atenderán las dudas de los alumnos. Además, los estudiantes tendrán ocasión de acudir a tutorías personalizadas en el despacho de los profesores de la asignatura en el horario que los profesores establecerán a tal efecto a principio de curso y que se publicará en la página del centro.
Trabajos tutelados	En las clases presenciales se atenderán las dudas de los alumnos. Además, los estudiantes tendrán ocasión de acudir a tutorías personalizadas en el despacho de los profesores de la asignatura en el horario que los profesores establecerán a tal efecto a principio de curso y que se publicará en la página del centro.
Trabajos tutelados	En las clases presenciales se atenderán las dudas de los alumnos. Además, los estudiantes tendrán ocasión de acudir a tutorías personalizadas en el despacho de los profesores de la asignatura en el horario que los profesores establecerán a tal efecto a principio de curso y que se publicará en la página del centro.

### Evaluación

	Descripción	Calificación	Resultados de Formación y Aprendizaje		
Prácticas de laboratorio	<p>Se evaluará el correcto funcionamiento de los circuitos y programas realizados en las sesiones de prácticas correspondientes al tema 5 de laboratorio de acuerdo a los criterios de valoración. Será necesario enseñar al profesor en el laboratorio el funcionamiento de cada uno de los circuitos y programas.</p> <p>Con esta metodología se evalúan las competencias CG3, CG4, CG13, CE7/TE2, CE8/T3, CE14/T9, CE15/T10, CT2 y CT3.</p>	10	B3 B4 B13	C7 C8 C14 C15	D2 D3
Trabajos tutelados	<p>Trabajo autónomo de diseño de un periférico complejo. El periférico debe estar formado por una unidad de control y una unidad operativa y debe estar diseñado de acuerdo al método estudiado en el tema 9 de teoría de la asignatura. El contenido se corresponde con el tema 6 de laboratorio. Se evaluará el correcto funcionamiento de los circuitos y programas realizados en las sesiones de prácticas correspondientes al tema 6 de laboratorio y la correcta aplicación de los conceptos teóricos al trabajo realizado, de acuerdo a los criterios de valoración.</p> <p>Será necesario enseñar al profesor en el laboratorio el funcionamiento de cada uno de los circuitos y programas.</p> <p>Con esta metodología se evalúan las competencias CG3, CG4, CG13, CE7/TE2, CE8/T3, CE14/T9, CE15/T10, CT2 y CT3.</p>	20	B3 B4 B13	C7 C8 C14 C15	D2 D3

Trabajos tutelados	Trabajo autónomo de diseño de un sistema empotrado de complejidad media. El sistema empotrado debe estar formado por un microprocesador y sus periféricos, así como los circuitos auxiliares necesarios para su funcionamiento. Será necesario realizar también el programa que debe ejecutar el microprocesador en lenguaje ensamblador. El contenido se corresponde con el tema 7 de laboratorio. Se evaluará el correcto funcionamiento de los circuitos y programas realizados en las sesiones de prácticas correspondientes al tema 7 de laboratorio y la correcta aplicación de los conceptos teóricos al trabajo realizado, de acuerdo a los criterios de valoración.  Será necesario enseñar al profesor en el laboratorio el funcionamiento de cada uno de los circuitos y programas.  Con esta metodología se evalúan las competencias CG3, CG4, CG13, CE7/TE2, CE8/T3, CE14/T9, CE15/T10, CT2 y CT3.	20	B3 B4 B13	C7 C8 C14 C15	D2 D3
Pruebas de respuesta larga, de desarrollo	Este examen incluirá dos tipos de cuestiones:  1) Tipo [test] de respuesta múltiple con preguntas sobre los temas de teoría.  2) Problemas de diseño de circuitos y programas y explicación del trabajo realizado.  Con esta metodología se evalúan las competencias CG3, CE14/T9 y CE15/T10.	25	B3	C14 C15	
Pruebas de respuesta larga, de desarrollo	Examen de resolución de tareas y problemas de diseño de circuitos y programas y explicación del trabajo realizado. Con esta metodología se evalúan las competencias CG3, CG4, CE14/T9 y CE15/T10.	25	B3 B4	C14 C15	

### Otros comentarios sobre la Evaluación

La calificación final se expresará de forma numérica entre 0 y 10, según la legislación vigente (Real Decreto 1125/2003 de 5 de Septiembre; BOE 18 de septiembre).

Siguiendo las directrices propias de la titulación se ofrecerá a los alumnos que cursen esta materia dos sistemas de evaluación: evaluación continua y evaluación final.

#### EVALUACIÓN CONTINUA:

Los alumnos deben escoger al principio del cuatrimestre si optan por la evaluación continua o por la evaluación final.

La asistencia a clase de laboratorios es obligatoria en la evaluación continua.

Si se opta por la evaluación continua, se puede faltar como máximo a 2 sesiones de prácticas.

La asistencia a clase teórica se considera primordial para finalizar con éxito la evaluación continua.

El solo hecho de no asistir a clases teóricas no supondrá la pérdida del derecho de evaluación continua, pero si el alumno no asiste a clases teóricas debe estudiar los conceptos teóricos y preparar las prácticas de laboratorio por su cuenta.

A los alumnos en evaluación continua que además asistan regularmente a clases de teoría (máximo 2 faltas), se les darán las siguientes ventajas adicionales:

- Si no aprueban la primera prueba parcial teórica, se les dará la oportunidad de recuperarla en la convocatoria final del cuatrimestre.
- Si no aprueban la asignatura mediante esta modalidad, se les conservarán las notas de las partes de la asignatura (primer parcial, segundo parcial, laboratorio) en las que hayan sacado el mínimo exigido hasta la evaluación extraordinaria de Julio.

Los alumnos que aprueben la asignatura mediante evaluación continua no podrán repetir de nuevo en la evaluación final ninguna tarea con el objetivo de subir la nota.

Los alumnos realizarán las prácticas y los trabajos en grupos de dos alumnos durante la evaluación continua, siempre que sea posible. Los dos estudiantes recibirán la misma nota si ambos asisten a las sesiones presenciales y demuestran haber trabajado conjuntamente en la realización de las prácticas y trabajos.

La nota de la asignatura será la suma de las notas correspondientes a las distintas tareas de la asignatura.

Para poder aprobar la asignatura, es necesario que:

- La nota de cada uno de los exámenes teóricos sea mayor o igual que 4 sobre 10.
- La nota conjunta de laboratorio sea mayor o igual que 4 sobre 10.
- Alcanzar los mínimos exigidos en los criterios de valoración en los dos trabajos tutelados.
- La nota global de la asignatura sea mayor o igual que 5 sobre 10.

Las distintas tareas deben entregarse en la fecha especificada por el profesor. Si no es así, no serán calificadas.

En caso de superar las distintas pruebas, la calificación final (NF) será la suma ponderada de las notas de cada prueba:

$$NF = 0,25 * ET1 + 0,25 * ET2 + 0,10 * PL + 0,20 * TT1 + 0,20 * TT2$$

En caso de no superar todas las pruebas (nota de los exámenes < 4, nota conjunta de laboratorio < 4 o no alcanzar los mínimos exigidos en los trabajos tutelados), la calificación final (NF) será:

$$NF = \text{mínimo} [4,5; (0,25 * ET1 + 0,25 * ET2 + 0,10 * PL + 0,20 * TT1 + 0,20 * TT2) ]$$

siendo:

ET1 = Primer examen parcial de teoría.

ET2 = Segundo examen parcial de teoría.

PL = Nota de las prácticas de laboratorio correspondientes al tema 5.

TT1 = Trabajo Tutelado práctico que consiste en el diseño de un periférico complejo.

TT2 = Trabajo Tutelado práctico que consiste en el diseño de un sistema empotrado de complejidad media.

#### CRITERIOS DE EVALUACIÓN.

##### Exámenes teóricos.

El primer examen teórico se realizará alrededor de la semana 8 de clases en el lugar y fechas que determine la Escuela. Incluirá problemas prácticos y preguntas de tipo test sobre los temas 1 a 8 de teoría (salvo el apartado de particionado hardware/software del tema 8).

El segundo examen teórico se realizará junto con el examen final del cuatrimestre en el lugar y fechas que determine la Escuela. Incluirá problemas prácticos sobre todos los temas que se hayan estudiado en la asignatura, pero fundamentalmente el apartado de particionado hardware/software del tema 8 y los temas 9 al 11.

Para obtener la máxima nota deberán contestarse correctamente todas las preguntas del examen.

Realización de prácticas de laboratorio guiadas (sólo para evaluación continua).

Sólo se evaluará el correcto funcionamiento de los circuitos y programas realizados en las sesiones de prácticas correspondientes al tema 5 de laboratorio, de acuerdo a los criterios de evaluación.

La nota total de las prácticas evaluables de laboratorio (PL) corresponde a un 10% de la nota total de la asignatura. Será necesario entregar los ficheros que se indican en los enunciados de prácticas.

Trabajos tutelados de laboratorio (sólo para evaluación continua).

Trabajo 1. Periférico complejo. Diseño de un periférico para el microprocesador utilizado en la asignatura. El periférico debe estar formado por una unidad de control y una unidad operativa, de acuerdo al método estudiado en el tema 9 de teoría de la asignatura.

Trabajo 2. Sistema empotrado. Diseño de un sistema empotrado basado en el microprocesador estudiado en la teoría de la asignatura. Este sistema empotrado debe incluir el periférico complejo realizado en el trabajo 1.

Los criterios de valoración, tanto de las prácticas de laboratorio guiadas (tema 5 de laboratorio) como de los trabajos tutelados (temas 6 y 7 de laboratorio) son los siguientes. Todos los apartados deben funcionar perfectamente para obtener la máxima nota. Se valorará la adición de funcionalidad adicional a la mínima requerida en el enunciado del trabajo.

1) Funcionalidad. (50 %)

Demostrable mediante:

- Simulaciones funcionales básicas (sin retardos reales) (10 %):

- Simulación del □software□ (sólo en los sistemas empotrados).
- Simulación funcional (□behavioural□) de los diferentes circuitos □hardware□.
- Simulación funcional (□behavioural□) del sistema empotrado completo (□hardware□ + □software□) (sólo en los sistemas empotrados).
- Simulaciones temporales (con retardos reales) (20 %)
- Simulación temporal (□Post-route□) de los diferentes circuitos □hardware□.
- Simulación temporal (□Post-route□) del sistema empotrado completo (□hardware□ + □software□) (sólo en los sistemas empotrados).
- Pruebas en la placa de desarrollo.(20%)
- Prueba en placa de los diferentes circuitos □hardware□.
- Prueba en placa del periférico complejo.
- Prueba en placa del sistema empotrado completo (□hardware□ + □software□) (sólo en los sistemas empotrados).

## 2) Corrección del diseño. (20%)

Demostrable mediante:

- Reparto adecuado de tareas entre □hardware□ y □software" □) (sólo en los sistemas empotrados).
- Reparto adecuado de tareas entre unidad de control y unidad operativa (sólo en periférico complejo).
- Utilización de los circuitos □hardware□ más adecuados para realizar cada tarea.
- Organización jerárquica adecuada del □hardware□.
- Aplicación de las técnicas de diseño síncrono.
- Optimización de la descripción en VHDL.
- Estructura adecuada del programa en ensamblador, con la inclusión de las subrutinas necesarias□) (sólo en los sistemas empotrados).
- Utilización de interrupciones del microprocesador cuando resulte adecuado□) (sólo en los sistemas empotrados).

## 3) Análisis de la implementación con FPGAs. (10%)

Se deben analizar los recursos lógicos de la FPGA utilizados y razonar su necesidad. Analizar de forma razonada los retardos internos del sistema implementado.

## 4) Documentación del diseño y la implementación con FPGAs. (20 %)

a. Memoria. Será necesario entregar una memoria explicativa de un máximo de 10 páginas por cada uno de los temas 5 a 7 del laboratorio, que deberán seguir el índice suministrado por el profesor. En la memoria se valorarán:

- Estructura clara y ordenada.
- Explicaciones claras y suficientes para la comprensión del trabajo realizado.
- Inclusión de figuras adecuadas y legibles, incluidos resultados de simulación.
- Inclusión de datos relevantes para la comprensión del trabajo realizado.

b. Ficheros fuente de diseño. Será necesario entregar los ficheros fuente utilizados por los alumnos. En ellos se valorarán:

- Comentarios suficientes en los ficheros VHDL para su comprensión.
- Comentarios suficientes en los ficheros ensamblador para su comprensión (sólo en los sistemas empotrados).

## EVALUACIÓN FINAL:

Los alumnos que opten por la evaluación final (ya sea al final del cuatrimestre como en la convocatoria de Julio) deberán realizar un examen teórico que consta de dos partes y un examen de laboratorio individualmente.



Para poder realizar el examen del laboratorio, será necesario anotarse previamente, en las fechas que se comuniquen a los alumnos a través de la plataforma FaiTIC.

Los alumnos que opten por la evaluación final no podrán realizar los exámenes parciales ni solicitar la evaluación de las prácticas ni de los trabajos tutelados durante el cuatrimestre.

La nota de la asignatura será la suma de las notas correspondientes a las distintas tareas de la asignatura.

Para poder aprobar la asignatura, es necesario que:

- La nota de cada uno de los exámenes teóricos sea mayor o igual que 4 sobre 10.
- La nota del examen de laboratorio sea mayor o igual que 4 sobre 10.
- La nota global de la asignatura sea mayor o igual que 5 sobre 10.

En caso de superar las distintas pruebas, la calificación final (NF) será la suma ponderada de las notas de cada prueba:

$$NF = 0,25 * ET1 + 0,25 * ET2 + 0,50 * EL$$

En caso de no superar todas las pruebas (nota de algún examen < 4), la calificación final (NF) será:

$$NF = \text{mínimo} [4,5; (0,25 * ET1 + 0,25 * ET2 + 0,50 * EL) ]$$

siendo:

ET1 = Primer examen parcial de teoría.

ET2 = Segundo examen parcial de teoría.

EL = Examen de laboratorio.

#### CRITERIOS DE EVALUACIÓN.

Exámenes teóricos.

La primera parte del examen teórico incluirá problemas prácticos y preguntas de tipo test sobre los temas 1 a 8 de teoría (salvo el apartado de particionado hardware/software).

La segunda parte del examen teórico incluirá problemas prácticos sobre todos los temas que se hayan estudiado en la asignatura, pero fundamentalmente el apartado de particionado hardware/software del tema 8 y los temas 9 al 11.

Para obtener la máxima nota deberán contestarse correctamente todas las preguntas del examen.

Examen de laboratorio (sólo para convocatorias finales).

El examen consistirá en el diseño de circuitos en VHDL y programas en ensamblador del microprocesador utilizado en la asignatura. Estos circuitos y programas podrán formar parte de un periférico complejo o de un sistema empotrado y tendrán una complejidad similar a los diseñados en los temas 5, 6 y 7 de laboratorio de la asignatura. El alumno deberá realizar las simulaciones y pruebas en la placa de desarrollo estipuladas en el enunciado del examen en el tiempo asignado.

Se evaluará el correcto funcionamiento de los circuitos y programas realizados durante el examen y la correcta aplicación de los conceptos teóricos al trabajo realizado, de acuerdo a los criterios de valoración.

Será necesario enseñar al profesor en el laboratorio el funcionamiento de cada uno de los circuitos y programas.

Todos los apartados deben funcionar perfectamente para obtener la máxima nota.

Tanto en evaluación continua como en evaluación final, en caso de detección de copia en los exámenes o plagio de algún trabajo, la calificación será "suspense (0)" y se comunicará a la dirección de la Escuela para que tome las medidas oportunas.

---

#### **Fuentes de información**

##### **Bibliografía Básica**

ÁLVAREZ RUIZ DE OJEDA, L.J.,, **Diseño Digital con Lógica Programable**, Editorial Tórculo, 2004

POZA GONZÁLEZ, F., ÁLVAREZ RUIZ DE OJEDA, L.J., **Diseño de sistemas empotrados de 8 bits en FPGAs con Xilinx ISE y PicoBlaze**, Vision libros, 2012

##### **Bibliografía Complementaria**

ÁLVAREZ RUIZ DE OJEDA, L.J.,, **Diseño Digital con FPGAs**, Vision libros, 2013

---

ÁLVAREZ RUIZ DE OJEDA, L. Jacobo, MANDADO PÉREZ, E., VALDÉS PEÑA, M.D., **Dispositivos Lógicos Programables y sus aplicaciones**, Editorial Thomson-Paraninfo, 2002

---

PÉREZ LÓPEZ, S.A., SOTO CAMPOS, E., FERNÁNDEZ GÓMEZ, S., **Diseño de sistemas digitales con VHDL**, Thomson-Paraninfo, 2002

---

Ken Chapman, **PicoBlaze 8-bit Embedded Microcontroller User Guide for Spartan-3, Spartan-6, Virtex-5, and Virtex-6 FPGAs (UG129)**, Xilinx, 2010

---

Ken Chapman, **KCPSM3, 8-bit Microcontroller for Spartan-3, Virtex-2 and Virtex-2 Pro (KCPSM3\_Manual)**, Xilinx, 2003

---

---

## **Recomendaciones**

### **Asignaturas que continúan el temario**

Diseño y síntesis de sistemas digitales/V05G300V01923

---

### **Asignaturas que se recomienda haber cursado previamente**

Programación I/V05G300V01205

Electrónica digital/V05G300V01402

Física: Fundamentos de electrónica/V05G300V01305

---

### **Otros comentarios**

El alumno deberá haber cursado la asignatura Electrónica Digital. En ella se imparten conocimientos básicos para el seguimiento de esta asignatura.

Además, es recomendable que el alumno haya cursado también las asignaturas Física: Fundamentos de Electrónica y Programación I. En ellas se imparten conocimientos que sirven de base o complementan los temas que se impartirán en esta asignatura.

---