



DATOS IDENTIFICATIVOS

Circuitos electrónicos programables

Asignatura	Circuitos electrónicos programables			
Código	V05G300V01502			
Titulación	Grado en Ingeniería de Tecnologías de Telecomunicación			
Descriptores	Creditos ECTS	Seleccione	Curso	Cuatrimestre
	6	OB	3	1c
Lengua	Castellano			
Impartición	Gallego			
Departamento	Tecnología electrónica			
Coordinador/a	Álvarez Ruíz de Ojeda, Luís Jacobo			
Profesorado	Álvarez Ruíz de Ojeda, Luís Jacobo Machado Domínguez, Fernando Moure Rodríguez, María José Poza González, Francisco Verdugo Mates, Rafael			
Correo-e	jalvarez@uvigo.es			
Web	http://www.faitic.uvigo.es/			
Descripción general	El objetivo que se persigue con esta asignatura es que el alumno conozca los aspectos generales de la arquitectura de microprocesadores, microcontroladores y dispositivos configurables, los métodos y las herramientas de diseño que se utilizan, y que adquiera las habilidades necesarias para diseñar sistemas basados en estos dispositivos.			

Competencias de titulación

Código	
A3	CG3 Conocimiento de materias básicas y tecnologías que capaciten al alumnado para el aprendizaje de nuevos métodos y tecnologías, así como que le dote de una gran versatilidad para adaptarse a nuevas situaciones.
A4	CG4 Capacidad para resolver problemas con iniciativa, para la toma de decisiones, la creatividad, y para comunicar y transmitir conocimientos, habilidades y destrezas, comprendiendo la responsabilidad ética y profesional de la actividad del Ingeniero Técnico de Telecomunicación.
A16	CE7/T2 Capacidad para utilizar aplicaciones de comunicación e informáticas (ofimáticas, bases de datos, cálculo avanzado, gestión de proyectos, visualización, etc.) para apoyar el desarrollo y explotación de redes, servicios y aplicaciones de telecomunicación y electrónica.
A17	CE8/T3 Capacidad para utilizar herramientas informáticas de búsqueda de recursos bibliográficos o de información relacionada con las telecomunicaciones y la electrónica.
A23	CE14/T9 Capacidad de análisis y diseño de circuitos combinatoriales y secuenciales, síncronos y asíncronos, y de utilización de microprocesadores y circuitos integrados.
A24	CE15/T10 Conocimiento y aplicación de los fundamentos de lenguajes de descripción de dispositivos de hardware.
B4	CG13 Capacidad para manejar herramientas software que apoyen a resolución de problemas en enseñanza.

Competencias de materia

Resultados previstos en la materia	Resultados de Formación y Aprendizaje
Comprender los aspectos básicos de la arquitectura de los microprocesadores, microcontroladores y de los dispositivos configurables (FPGAs).	A3 A23 A24
Conocer los métodos y técnicas de diseño de sistemas integrados hardware/software (System on Chip □ SoC).	A3 A23 A24

Conocer las herramientas hardware y software disponibles para el diseño de sistemas basados en dispositivos programables.	A3 A23 A24	B4
Manejar las herramientas de diseño de sistemas basados en dispositivos programables.	A23 A24	B4
Diseñar sistemas integrados sencillos (System on Chip □ SoC) aplicados al campo de las telecomunicaciones.	A4 A16 A17 A23 A24	

Contenidos

Tema	
TEMA 1 TEORÍA (1 h.). INTRODUCCIÓN A LAS FPGAs.	<ul style="list-style-type: none"> 1.1.- Introducción. 1.2.- Definición y clasificación de las FPGAs. 1.3.- Arquitecturas de las FPGAs. <ul style="list-style-type: none"> 1.3.1.- Recursos lógicos. <ul style="list-style-type: none"> 1.3.1.1.- Bloques Lógicos Configurables. 1.3.1.2.- Bloques lógicos internos. 1.3.1.3.- Bloques de Entrada / Salida. 1.3.1.4.- Circuitos dedicados. Memorias de acceso aleatorio síncronas. Circuitos PLL digitales. Circuitos aritméticos. Circuitos multiplicadores. Bloques DSP. Transceptores serie. 1.3.2.- Recursos de interconexión. <ul style="list-style-type: none"> 1.3.2.1.- Líneas de interconexión. 1.3.2.2.- Conexiones configurables. 1.3.3.- Ejemplos de FPGAs comerciales. 1.4.- Tecnologías de las FPGAs. <ul style="list-style-type: none"> 1.4.1.- Tecnologías de fabricación de las FPGAs (LVTTTL, LVCMOS, etc.). 1.4.2.- Tecnologías de configuración de las FPGAs. <ul style="list-style-type: none"> 1.4.2.1.- Tecnología de memoria activa estática (SRAM). 1.4.2.2.- Tecnologías de antifusibles. 1.4.2.3.- Tecnologías de memoria pasiva (EEPROM). 1.4.3.- Métodos de configuración de las FPGAs. Fuera del sistema. En el sistema. 1.5.- Características generales de las FPGAs. 1.6.- Ventajas de las FPGAs. 1.7.- Fases del diseño de sistemas digitales mediante FPGAs. <ul style="list-style-type: none"> 1.7.1.- Implementación del diseño con FPGAs. 1.8.- Herramientas de CAD para el diseño de sistemas con FPGAs. 1.9.- Aplicaciones de las FPGAs. 1.10.- Análisis comparativo de las FPGAs frente a otro tipo de circuitos.
TEMA 2 TEORÍA (1 h.). ARQUITECTURA DE LAS FPGAs DE LA FAMILIA SPARTAN 3E DE XILINX.	<ul style="list-style-type: none"> 2.1.- Introducción. 2.2.- Arquitectura de la familia Virtex 2 de Xilinx. <ul style="list-style-type: none"> 2.2.1.- Recursos lógicos. CLBs. □Slices□. Registros de desplazamiento basados en RAM. 2.2.2.- Memorias internas. Memoria distribuida. Memoria dedicada. 2.2.3.- Circuitos de reloj. 2.2.4.- Multiplicadores □hardware□. 2.2.5.- Tecnologías de E/S. 2.3.- Spartan 3 frente a Virtex 2. 2.4.- Spartan 3E frente a Spartan 3. 2.5.- Normas de síntesis.

TEMA 3 TEORÍA (2 h.). INTRODUCCIÓN A LOS MICROCONTROLADORES.	<ul style="list-style-type: none"> 3.1.- Introducción. Concepto de microcontrolador. 3.2.- Arquitectura interna. Harvard. Von Neumann. 3.2.1.- Unidad de control (fases ejecución). 3.2.2.- ALU. 3.2.3.- Juego de instrucciones. RISC. CISC. 3.3.- Arquitectura externa. 3.3.1.- Acceso a memoria. Memoria de programa. Memoria de datos 3.3.2.- Acceso a periféricos. Puertos de E/S. 3.3.3.- Control de interrupciones. 3.4.- Periféricos integrados. 3.4.1.- Temporizadores. 3.4.2.- Comunicación serie. UART RS232. SPI. I2C. 3.4.3.- Convertidores A/D y D/A. 3.5.- Ejemplos de microcontroladores comerciales. 3.6.- Aplicaciones de los microcontroladores. 3.7.- Herramientas de programación y verificación.
TEMA 4 TEORÍA (2 h.). MICROPROCESADOR <input type="checkbox"/> PICOBLAZE [™] DE XILINX (I).	<ul style="list-style-type: none"> 4.1.- Introducción. 4.2.- Versiones del microprocesador Picoblaze de Xilinx. 4.3.- Arquitectura interna del microprocesador Picoblaze. 4.4.- Juego de instrucciones del microprocesador Picoblaze.
TEMA 5 TEORÍA (1 h.). DESARROLLO DE SOFTWARE PARA EL MICROPROCESADOR <input type="checkbox"/> PICOBLAZE [™] DE XILINX.	<ul style="list-style-type: none"> 5.1.- Introducción. 5.2.- Sintaxis de un programa en ensamblador para el microprocesador Picoblaze. 5.3.- Directivas de un programa ensamblador en el entorno pBlazeIDE.
TEMA 6 TEORÍA (3 h.). MICROPROCESADOR <input type="checkbox"/> PICOBLAZE [™] DE XILINX (II).	<ul style="list-style-type: none"> 6.1.- Introducción. 6.2.- Arquitectura externa. 6.2.1.- Instrucciones de E/S. 6.2.2.- Conexión de periféricos de entrada. 6.2.3.- Conexión de periféricos de salida. 6.2.4.- Puesta en estado inicial. 6.2.5.- Interrupciones externas. 6.3.- Diseño de periféricos para el microprocesador Picoblaze.
TEMA 7 TEORÍA (1 h.). INTRODUCCIÓN A LOS SISTEMAS EN UN CIRCUITO (S.O.C.).	<ul style="list-style-type: none"> 7.1.- Introducción a los métodos de diseño digital. 7.1.1.- Método <input type="checkbox"/>software[☐]. 7.1.2.- Método <input type="checkbox"/>hardware[☐]. 7.2.- Sistemas en un circuito (SOC). 7.3.- Sistemas en un Circuito Programable (PSOC). Microprocesadores empotrados en FPGAs. 7.3.1.- Microprocesadores <input type="checkbox"/>hardware[☐]. 7.3.2.- Microprocesadores <input type="checkbox"/>software[☐]. 7.4.- Aplicaciones de los microprocesadores en sistemas empotrados.
TEMA 8 TEORÍA (3 h.). CODISEÑO <input type="checkbox"/> HARDWARE / SOFTWARE [☐] .	<ul style="list-style-type: none"> 8.1.- Introducción. 8.2.- Diseño <input type="checkbox"/>software[☐]. 8.3.- Diseño <input type="checkbox"/>hardware[☐]. 8.4.- Etapas del codiseño <input type="checkbox"/>hardware / software[☐]. 8.5.- Particionado <input type="checkbox"/>hardware / software[☐]. 8.6.- Ejemplos de codiseño <input type="checkbox"/>hardware / software[☐]. 8.7.- Diseño de periféricos. Reparto de funciones entre <input type="checkbox"/>hardware[☐] y <input type="checkbox"/>software[☐].
TEMA 9 TEORÍA (4 h.). DISEÑO DE SISTEMAS COMPLEJOS I.	<ul style="list-style-type: none"> 9.1.- Introducción. 9.2.- Análisis previo de la solución más adecuada. 9.3.- Métodos de diseño de periféricos de aplicación específica. 9.3.1.- Ejemplos prácticos.
TEMA 10 TEORÍA (2 h.). INTRODUCCIÓN A LOS MÉTODOS DE DISEÑO CORRECTOS.	<ul style="list-style-type: none"> 10.1.- Introducción. 10.2.- Diseño de sistemas digitales mediante FPGAs. 10.2.1.- Diseño jerárquico. 10.2.2.- Diseño trasladable a otras tecnologías. 10.2.3.- Diseño temporal.
TEMA 11 TEORÍA (4 h.). DISEÑO DE SISTEMAS DIGITALES SÍNCRONOS.	<ul style="list-style-type: none"> 11.1.- Introducción. 11.2.- Diseño síncrono. 11.3.- Normas de diseño de sistemas secuenciales síncronos mediante FPGAs. 11.4.- Sincronización de variables de entrada.

TEMA 1 LABORATORIO (2 h.). ETAPAS DEL DISEÑO DE SISTEMAS DIGITALES CON FPGAs.	<p>1.1.- Introducción. Diagrama de flujo general de la herramienta ISE de Xilinx.</p> <p>1.2.- Descripción mediante VHDL.</p> <p>1.3.- Simulación funcional.</p> <p>1.4.- Síntesis del circuito.</p> <p>1.5.- Implementación del circuito.</p> <p>1.6.- Opciones de implementación para las FPGAs de la familia Spartan 3E de Xilinx.</p> <p>1.7.- Utilización del editor de FPGAs ([FPGA Editor]).</p> <p>1.8.- Simulación temporal.</p> <p>1.9.- Análisis de retardos mediante el fichero de informe de retardos.</p> <p>1.10.- Tecnología y métodos de configuración de las FPGAs de Xilinx.</p> <p>1.11.- Placas de desarrollo basadas en FPGAs de Xilinx.</p> <p>1.12.- Obtención del fichero .BIT de configuración.</p> <p>1.13.- Programación de la FPGA. [iMPACT].</p> <p>1.14.- Comprobación del sistema digital implementado. Solución de problemas.</p> <p>1.15.- Realización de ejemplos.</p>
TEMA 2 LABORATORIO (2 h.). REALIZACIÓN DE CIRCUITOS PERIFÉRICOS PARA EL MICROPROCESADOR PICOBLAZE.	<p>2.1.- Introducción.</p> <p>2.2.- Normas básicas de diseño síncrono con VHDL.</p> <p>2.3.- Realización en VHDL de un registro básico.</p> <p>2.4.- Realización en VHDL de una memoria de datos.</p> <p>2.5.- Realización en VHDL de un temporizador.</p>
TEMA 3 LABORATORIO (2 h.). REALIZACIÓN DE CIRCUITOS DE ACOPLAMIENTO DE PERIFÉRICOS PARA EL MICROPROCESADOR PICOBLAZE.	<p>3.1.- Introducción.</p> <p>3.2.- Realización en VHDL de un circuito de gestión de periféricos de entrada.</p> <p>3.3.- Realización en VHDL de un circuito de gestión de periféricos de salida.</p> <p>3.4.- Realización en VHDL de un circuito de memorización de interrupciones.</p>
TEMA 4 LABORATORIO (2 h.). HERRAMIENTAS [SOFTWARE] DEL MICROPROCESADOR PICOBLAZE DE XILINX.	<p>4.1.- Introducción.</p> <p>4.2.- Programa ensamblador y simulador de Mediatronix. Picoblaze IDE.</p> <p>4.3.- Realización de ejemplos básicos.</p>
TEMA 5 LABORATORIO (6 h.). DISEÑO DE SISTEMAS DIGITALES BASADOS EN EL MICROPROCESADOR PICOBLAZE.	<p>5.1.- Introducción.</p> <p>5.2.- Archivos fuente suministrados con el microprocesador Picoblaze.</p> <p>5.3.- Etapas del diseño de aplicaciones basadas en el microprocesador Picoblaze para FPGAs.</p> <p>5.3.1.- Elección del microcontrolador Picoblaze adecuado.</p> <p>5.3.2.- Diseño del programa del microprocesador Picoblaze.</p> <p>5.3.3.- Simulación del programa del microprocesador Picoblaze.</p> <p>5.3.4.- Generación de los archivos VHDL necesarios para la implementación del microprocesador Picoblaze con FPGAs de la familia Spartan 3E de Xilinx.</p> <p>5.3.5.- Diseño de circuitos periféricos del microcontrolador Picoblaze y circuitos adicionales.</p> <p>5.3.6.- Simulación de los circuitos periféricos y adicionales.</p> <p>5.3.7.- Implementación del sistema digital completo.</p> <p>5.3.8.- Prueba del sistema digital completo.</p> <p>5.4.- Realización de un ejemplo básico con uso de interrupciones, mediante el microprocesador Picoblaze.</p>
TEMA 6 LABORATORIO (12 h.). TRABAJOS DE DISEÑO DE SISTEMAS DIGITALES BASADOS EN EL MICROPROCESADOR PICOBLAZE.	<p>6.1.- Diseño e implementación de un ejemplo de aplicación de complejidad media basada en el microprocesador Picoblaze 3, según el enunciado suministrado por el profesor en FaiTIC.</p>

Planificación

	Horas en clase	Horas fuera de clase	Horas totales
Sesión magistral	12	16	28
Resolución de problemas y/o ejercicios	12	19	31
Prácticas de laboratorio	14	20	34
Trabajos tutelados	12	24	36
Actividades introductorias	2	2	4
Pruebas de respuesta corta	4	13	17

*Los datos que aparecen en la tabla de planificación son de carácter orientativo, considerando la heterogeneidad de alumnado

Metodologías

	Descripción
Sesión magistral	Presentación por parte del profesor del temario de la asignatura. Con esta metodología se desarrolla la competencia CG3.
Resolución de problemas y/o ejercicios	Estas sesiones incluirán la realización de ejercicios y trabajos por parte del profesor y de los alumnos. Con esta metodología se desarrollan las competencias CG3, CG4, CE8/T3, CE14/T9 y CE15/T10.
Prácticas de laboratorio	En estas prácticas se planteará el desarrollo de prácticas guiadas y la realización de circuitos y programas. Con esta metodología se desarrollan las competencias CG3, CG4, CG13, CE7/TE2, CE8/T3, CE14/T9 y CE15/T10.
Trabajos tutelados	Se propone a los alumnos la realización de un trabajo de diseño de circuitos y programas. Con esta metodología se desarrollan las competencias CG3, CG4, CG13, CE7/TE2, CE8/T3, CE14/T9 y CE15/T10.
Actividades introductorias	Introducción a los diferentes temas clave de la asignatura tanto en su componente teórica como práctica. Con esta metodología se desarrolla la competencia CG3.

Atención personalizada

Metodologías	Descripción
Prácticas de laboratorio	En las clases presenciales se atenderán las dudas de los alumnos. Además, los estudiantes tendrán ocasión de acudir a tutorías personalizadas en el despacho de los profesores de la asignatura en el horario que los profesores establecerán a tal efecto a principio de curso y que se publicará en la página de la asignatura.
Trabajos tutelados	En las clases presenciales se atenderán las dudas de los alumnos. Además, los estudiantes tendrán ocasión de acudir a tutorías personalizadas en el despacho de los profesores de la asignatura en el horario que los profesores establecerán a tal efecto a principio de curso y que se publicará en la página de la asignatura.

Evaluación

	Descripción	Calificación
Prácticas de laboratorio	Se evaluará el correcto funcionamiento de los circuitos y programas realizados en las sesiones de prácticas correspondientes a los temas 1 a 5 de laboratorio de acuerdo a los criterios de valoración. Será necesario enseñar al profesor el correcto funcionamiento de cada uno de los circuitos y programas. Con esta metodología se evalúan las competencias CG3, CG4, CG13, CE7/TE2, CE8/T3, CE14/T9 y CE15/T10.	25
Trabajos tutelados	Trabajo autónomo de diseño de un sistema empotrado de complejidad media con al menos un periférico complejo diseñado por los alumnos. El contenido se corresponde con el tema 6 de laboratorio. Se evaluará el trabajo final de prácticas de acuerdo a los criterios de valoración. También se evaluará la correcta aplicación de los conceptos teóricos al trabajo realizado, de acuerdo a los criterios de valoración. Será necesario entregar una memoria explicativa de máximo 10 páginas de las tareas realizadas, según el índice suministrado por el profesor. Con esta metodología se evalúan las competencias CG3, CG4, CG13, CE7/TE2, CE8/T3, CE14/T9 y CE15/T10.	25

Con esta metodología se evalúan las competencias CG3, CG4, CE14/T9 y CE15/T10.

Otros comentarios sobre la Evaluación

La nota de la asignatura será la suma de las notas correspondientes a las distintas tareas de la asignatura.

La nota de cada uno de los exámenes teóricos debe ser mayor o igual que 5 sobre 10 para poder aprobar la asignatura.

La nota del conjunto de las prácticas guiadas debe ser mayor o igual que 5 sobre 10 para poder aprobar la asignatura.

La nota del trabajo práctico debe ser mayor o igual que 5 sobre 10 para poder aprobar la asignatura.

Todos los alumnos, tanto los que sigan la asignatura de forma continua como los que quieran ser evaluados únicamente al final del cuatrimestre o a final de curso (segunda oportunidad), deberán realizar las tareas descritas en el apartado anterior.

La calificación final se expresará de forma numérica entre 0 y 10, según la legislación vigente (Real Decreto 1125/2003 de 5 de Septiembre; BOE 18 de septiembre).

Siguiendo las directrices propias de la titulación se ofrecerá a los alumnos que cursen esta materia dos sistemas de evaluación: evaluación continua y evaluación al final del cuatrimestre.

EVALUACIÓN CONTINUA:

- El hecho de realizar 2 prácticas de laboratorio o el primer examen parcial de teoría supone que el alumno opta por la evaluación continua.
- Los alumnos que opten por evaluación continua pero no aprueben la asignatura mediante esta modalidad, deberán realizar la evaluación final completa en la evaluación a final de curso (segunda oportunidad).
- Los alumnos que aprueben la asignatura mediante evaluación continua no podrán repetir de nuevo en la evaluación final ninguna tarea con el objetivo de subir la nota.
- Las distintas tareas deben entregarse en la fecha especificada por el profesor. Si no es así, no serán calificadas para la evaluación continua.
- Los alumnos realizarán las prácticas y los trabajos en grupos de dos alumnos durante la evaluación continua.
- Si se quiere optar por la evaluación continua, se puede faltar como máximo a 2 prácticas. Si se ha faltado a más de 2 prácticas, será obligatorio realizar un trabajo adicional individual de prácticas o un examen de prácticas.

EVALUACIÓN FINAL:

- Los alumnos que opten por la evaluación final deberán realizar todas las tareas prácticas y los trabajos individualmente.
- La entrega de las tareas para la evaluación final debe realizarse antes de la fecha oficial del examen establecida por el centro.

En caso de superar las cuatro pruebas (nota de cada prueba ≥ 5), la calificación final (NF) será la suma ponderada de las notas de cada prueba: $NF = 0,25 * ET1 + 0,25 * ET2 + 0,25 * PL + 0,25 * TT$

En caso de no superar las cuatro pruebas (nota de alguna prueba < 5), la calificación final (NF) será: $NF = \text{mínimo} [4,5; (0,25 * ET1 + 0,25 * ET2 + 0,25 * PL + 0,25 * TT)]$

siendo:

ET1 = Primer examen parcial de teoría.

ET2 = Segundo examen parcial de teoría.

PL = Nota conjunta de prácticas de laboratorio correspondientes a los temas 1 a 5.

TT = Trabajo Tutelado práctico.

CRITERIOS DE EVALUACIÓN.

1) Exámenes teóricos.

El primer examen teórico se realizará alrededor de la semana 9 de clases en el lugar y fechas que determinen los profesores y la Escuela. En todo caso, se realizará después de haber estudiado los temas 1 a 8 de teoría.

El segundo examen teórico se realizará alrededor de la semana 14 de clases en el lugar y fechas que determinen los profesores y la Escuela.

Deberán contestarse correctamente las preguntas del examen.

2) Realización de prácticas de laboratorio guiadas.

Se evaluará el correcto funcionamiento de los circuitos y programas realizados en las sesiones de prácticas, de acuerdo con la puntuación asignada en los enunciados de prácticas. Cada tema de prácticas se puntuará sobre 10. Luego se ponderará su influencia en la nota total de la asignatura en función del número de horas asignado a cada tema.

Es decir, la nota de las prácticas correspondientes a los temas 1 a 5 de laboratorio, se obtiene de la forma siguiente:

$$PL = (\text{Nota Tema 1L} + 2 * \text{Nota Tema 2L} + \text{Nota Tema 3L} + \text{Nota Tema 4L} + 2 * \text{Nota Tema 5L}) / 7$$

La nota total de las horas de prácticas guiadas (PL) corresponde a un 25% de la nota total de la asignatura.

Será necesario entregar los ficheros que se indican en los enunciados de prácticas.

Los criterios de valoración se refieren únicamente a la funcionalidad de los circuitos y programas realizados, es decir, los circuitos y programas deben funcionar perfectamente en todos sus aspectos, para obtener la máxima nota, ya sea la simulación del [software], la simulación funcional y temporal de los diferentes circuitos [hardware] y del sistema completo, o la prueba en la placa de desarrollo.

3) Trabajo práctico.

Trabajo autónomo de diseño de un sistema empotrado de complejidad media con al menos un periférico complejo diseñado por los alumnos. Será necesario entregar una memoria escrita del trabajo realizado.

Los criterios de valoración del trabajo práctico son los siguientes:

- 1) Reparto adecuado de tareas entre [hardware] y [software].
- 2) Organización adecuada del [hardware] y estructura adecuada del programa en ensamblador.
- 3) Corrección del diseño.

Optimización de la descripción en VHDL y de la utilización de circuitos.

Aplicación de las técnicas de diseño síncrono.

4) Análisis de la implementación con FPGAs.

Analizar los recursos lógicos de la FPGA utilizados y razonar su necesidad.

Analizar de forma razonada los retardos internos del sistema implementado.

5) Funcionalidad.

Simulación del [software].

Simulación funcional y temporal de los diferentes circuitos [hardware].

Simulación del sistema empotrado completo ([hardware] + [software]).

Prueba en la placa de desarrollo del sistema empotrado completo ([hardware] + [software]).

Todos los apartados deben funcionar perfectamente para obtener la máxima nota.

6) Documentación del diseño y la implementación con FPGAs.

a. Memoria.

i. Estructura clara y ordenada.

ii. Explicaciones claras y suficientes para la comprensión del trabajo realizado.

- iii. Inclusión de figuras adecuadas.
- iv. Inclusión de datos relevantes.
- b. Ficheros fuente de diseño.
 - i. Comentarios suficientes en los ficheros VHDL para su comprensión.
 - ii. Comentarios suficientes en los ficheros ensamblador para su comprensión.

Fuentes de información

LIBROS BÁSICOS DE LA asignatura:

[POZA et AL 12] POZA GONZÁLEZ, F., ÁLVAREZ RUIZ DE OJEDA, L.J., *Diseño de sistemas empotrados de 8 bits en FPGAs con Xilinx ISE y Picoblaze*, Vision libros, Madrid, 2012.

BIBLIOGRAFÍA COMPLEMENTARIA DE LA ASIGNATURA:

[ÁLVAREZ 13] ÁLVAREZ RUIZ DE OJEDA, L.J., *Diseño Digital con FPGAs*, Vision libros, Madrid, 2013.

[ÁLVAREZ 01] ÁLVAREZ RUIZ DE OJEDA, *Diseño de aplicaciones mediante PLDs y FPGAs*, Editorial Tórculo, Santiago de Compostela, 2001.

[BOLTON 90] BOLTON, M., *Digital systems design with programmable logic*, Addison-Wesley, 1990.

[PELLERIN 91] PELLERIN, D., HOLLEY, M., *Practical design using programmable logic*, Prentice Hall, Londres, 1991.

FPGAs:

[ALTERA] Dirección de Internet, <http://www.altera.com>, Altera.

[CHAN 94] CHAN, Pak K., MOURAD, Samiha, *Digital design using Field Programmable Gate Arrays*, Prentice Hall, New Jersey, 1994.

[LATTICE] Dirección de Internet, <http://www.latticesemi.com>, Lattice semiconductors.

[QUICKLOGIC] Dirección de Internet, <http://www.quicklogic.com>, Quicklogic.

[XILINX] Dirección de Internet, <http://www.xilinx.com>, Xilinx.

[CHAPMAN 02] [Creating Embedded Microcontrollers (Programmable State Machines)], Ken Chapman, TechXclusives, Xilinx, 2002.

[CHU 08] CHU, PONG P., [FPGA prototyping by VHDL examples : Xilinx Spartan-3 version], John Wiley & Sons, Hoboken (New Jersey), 2008.

[IEEE 01] IEEE Standard VHDL Language Reference Manual (IEEE Srd 1076-2001), Institute of Electrical and Electronics Engineers, 2001.

Recomendaciones

Asignaturas que continúan el temario

Diseño y síntesis de sistemas digitales/V05G300V01923

Asignaturas que se recomienda haber cursado previamente

Programación I/V05G300V01205

Electrónica digital/V05G300V01402

Física: Fundamentos de electrónica/V05G300V01305

Otros comentarios

El alumno deberá haber cursado la asignatura Electrónica Digital. En ella se imparten conocimientos básicos para el seguimiento de esta asignatura.

Además, es recomendable que el alumno haya cursado también las asignaturas Física: Fundamentos de Electrónica y Programación I. En ellas se imparten conocimientos que sirven de base o complementan los temas que se impartirán en esta asignatura.
